

**Family list**

2 family member for:

**JP2000010120**

Derived from 1 application.

**1 LIQUID CRYSTAL DEVICE AND ELECTRONIC APPLIANCE**

Publication Info: **JP3736122B2 B2** - 2006-01-18

**JP2000010120 A** - 2000-01-14

Data supplied from the *esp@cenet* database - Worldwide

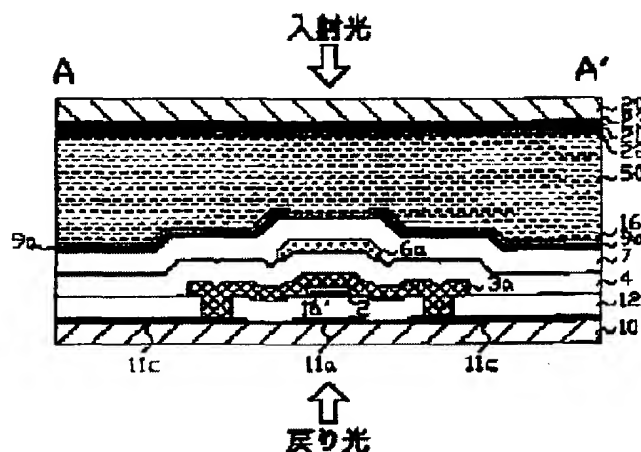
**LIQUID CRYSTAL DEVICE AND ELECTRONIC APPLIANCE**

**Patent number:** JP2000010120  
**Publication date:** 2000-01-14  
**Inventor:** MURAIDE MASAO  
**Applicant:** SEIKO EPSON CORP  
**Classification:**  
- **international:** G02F1/1335; G02F1/136; G02F1/13; (IPC1-7): G02F1/136; G02F1/1335  
- **europaen:**  
**Application number:** JP19980176242 19980623  
**Priority number(s):** JP19980176242 19980623

[Report a data error here](#)

**Abstract of JP2000010120**

**PROBLEM TO BE SOLVED:** To enable high-quality image display by relatively simple constitution using light shielding films with a liquid crystal device of a type provided with these light shielding film on the lower side of TFTs. **SOLUTION:** This liquid crystal device has a liquid crystal layer held between a pair of substrates and pixel electrodes 9a disposed in a matrix form on the substrate for the liquid crystal device. The island-shaped first light shielding films 11c consisting of a high melting metal lined up in a scanning line direction are respectively electrically connected via contact holes (18) to island-shaped scanning line pads 3a likewise lined up in the scanning line direction, by which one scanning line (300a) is formed. As a result, the resistance of the scanning lines is lowered.



Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (J P)

# (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-10120

(P 2 0 0 0 - 1 0 1 2 0 A)

(43) 公開日 平成12年1月14日(2000.1.14)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	テマコード (参考)
G02F 1/136	500	G02F 1/136	2H091
1/1335		1/1335	2H092

審査請求 未請求 請求項の数16 O L (全26頁)

(21) 出願番号 特願平10-176242

(22) 出願日 平成10年6月23日(1998.6.23)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 村出 正夫

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 100093388

弁理士 鈴木 喜三郎 (外2名)

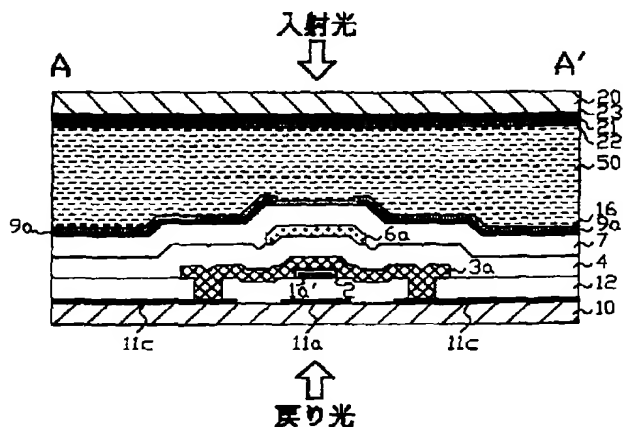
最終頁に続く

(54) 【発明の名称】 液晶装置及び電子機器

(57) 【要約】

【課題】 TFTの下側に遮光膜を設けた形式の液晶装置において、この遮光膜を用いた比較的簡易な構成により、高品質の画像表示を可能にする。

【解決手段】 液晶装置は、一対の基板間に挟持された液晶層と、液晶装置用基板にマトリクス状に設けられた画素電極(9a)とを備える。走査線方向に並べられた高融点金属からなる島状の第1遮光膜(11c)が、同じく走査線方向に並べられた島状の走査線部(3a)にコンタクトホール(18)を介して夫々電気的接続されて一本の走査線(300a)とされる。これにより、走査線が低抵抗化される。



## 【特許請求の範囲】

【請求項 1】 一対の基板間に液晶が挟持されてなり、該一対の基板の一方の基板上には、マトリクス状に配置された複数の画素電極と、該複数の画素電極を夫々駆動する複数の薄膜トランジスタと、該複数の薄膜トランジスタに夫々接続されており相交差する複数のデータ線及び複数の走査線と、前記複数の薄膜トランジスタの少なくともチャンネル領域を前記一方の基板の側から見て夫々覆う位置に設けられている導電性の遮光膜と、該遮光膜と前記薄膜トランジスタとの間に介在する第 1 層間絶縁膜とを備え、前記走査線の少なくとも一部は前記遮光膜と同一膜からなることを特徴とする液晶装置。

【請求項 2】 前記走査線は、導電性のポリシリコン膜から形成されており、前記遮光膜は、前記ポリシリコン膜にコンタクトホールを介して電氣的接続された前記走査線の冗長配線及び中継配線のうち少なくとも一つとして配設された第 1 遮光膜を有することを特徴とする請求項 1 に記載の液晶装置。

【請求項 3】 前記遮光膜は、前記走査線の冗長配線、中継配線及び本体のうち少なくとも一つとして配設された第 1 遮光膜と、該第 1 遮光膜から電氣的絶縁されており少なくとも前記チャンネル領域を覆う位置に設けられた前記遮光膜からなる第 2 遮光膜とを有することを特徴とする請求項 1 又は 2 に記載の液晶装置。

【請求項 4】 前記走査線は、該走査線に沿って並ぶ前記複数の薄膜トランジスタのゲート電極を夫々含むと共に相互に分断された複数の島状配線部からなり、前記第 1 遮光膜は、前記複数の島状配線部を相互に電氣的接続することを特徴とする請求項 2 又は 3 に記載の液晶装置。

【請求項 5】 前記遮光膜は、前記走査線の本体として配設された第 1 遮光膜を有し、前記複数の薄膜トランジスタは、前記第 1 遮光膜にコンタクトホールを介して電氣的接続された導電性のポリシリコン膜から形成されたゲート電極を有することを特徴とする請求項 1 又は 3 に記載の液晶装置。

【請求項 6】 前記遮光膜及び前記走査線は、前記複数の薄膜トランジスタの各々において、前記第 1 層間絶縁膜及びゲート絶縁膜を夫々介して前記チャンネル領域を挟んで対向配置されると共にコンタクトホールを介して相互に電氣的接続された部分を夫々含むことを特徴とする請求項 1 に記載の液晶装置。

【請求項 7】 前記複数の走査線は夫々、次段の走査線に前記薄膜トランジスタを介して接続された前記画素電極に蓄積容量を付与するための一方の蓄積容量電極として機能する部分を含むことを特徴とする請求項 1 から 6 のいずれか一項に記載の液晶装置。

【請求項 8】 前記複数の画素電極に対し蓄積容量を夫々付与するために形成された容量線を更に備えたことを

特徴とする請求項 1 から 6 のいずれか一項に記載の液晶装置。

【請求項 9】 前記遮光膜は、前記走査線の冗長配線、中継配線及び本体のうち少なくとも一つとして配設された第 1 遮光膜と、該第 1 遮光膜から電氣的絶縁されており前記チャンネル領域を覆う位置に設けられた前記遮光膜の部分を含むと共に前記容量線を前記一方の基板の側から見て夫々覆う位置に設けられた第 2 遮光膜とを有し、前記容量線及び前記第 2 遮光膜は、定電位源に接続されていることを特徴とする請求項 8 に記載の液晶装置。

【請求項 10】 前記定電位源は、当該液晶装置を駆動するための周辺回路に供給される定電位源であることを特徴とする請求項 9 に記載の液晶装置。

【請求項 11】 前記第 2 遮光膜は、前記容量線の冗長配線、中継配線及び本体の少なくとも一つとして配設されてなることを特徴とする請求項 8 から 10 のいずれか一項に記載の液晶装置。

【請求項 12】 前記遮光膜は、前記走査線の冗長配線、中継配線及び本体のうち少なくとも一つとして配設された第 1 遮光膜と、該第 1 遮光膜から電氣的絶縁されており前記チャンネル領域を覆う位置に設けられた前記遮光膜の部分を含むと共に前記容量線及び前記複数のデータ線を前記一方の基板の側から見て夫々覆う位置に網目状に設けられた第 2 遮光膜とを有することを特徴とする請求項 8 に記載の液晶装置。

【請求項 13】 前記遮光膜は、前記複数の走査線を前記一方の基板の側から見て夫々覆う位置に縞状に設けられていることを特徴とする請求項 1 から 4 のいずれか一項に記載の液晶装置。

【請求項 14】 前記遮光膜は、前記複数の走査線を前記一方の基板の側から見て少なくとも部分的に夫々覆う位置に島状に設けられていることを特徴とする請求項 1 から 4 のいずれか一項に記載の液晶装置。

【請求項 15】 前記遮光膜は、Ti、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含むことを特徴とする請求項 1 から 14 のいずれか一項に記載の液晶装置。

【請求項 16】 請求項 1 から 15 のいずれか一項に記載の液晶装置を備えたことを特徴とする電子機器。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜トランジスタ（以下適宜、TFTと称する）駆動によるアクティブマトリクス駆動方式の液晶装置及びこれを用いた電子機器の技術分野に属し、特に、液晶プロジェクタ等に用いられる、TFTの下側に遮光膜を設けた形式の液晶装置及びこれを用いた電子機器の技術分野に属する。

【0002】

【従来の技術】従来、この種の液晶装置が液晶プロジェクタ等にライトバルブとして用いられる場合には、表示

画像の高品位化のために、以下に説明するような各種の技術が採用されている。

【0003】第1に、液晶装置がライトバルブとして用いられる場合には一般に、液晶層を挟んで液晶装置用基板に対向配置される対向基板の側から投射光が入射される。ここで、投射光がTFTのa-Si（アモルファスシリコン）膜やp-Si（ポリシリコン）膜から構成されたチャンネル形成用の領域に入射すると、この領域において光電変換効果により光電流が発生してしまい、TFTのトランジスタ特性が劣化する。このため、対向基板には、各TFTに夫々対向する位置に、Cr（クロム）などの金属材料や樹脂ブラックなどからブラックマトリクス或いはブラックマスクと呼ばれる遮光膜が形成されるのが一般的である。尚、この遮光膜は、各画素の開口領域（即ち、投射光が透過する領域）を規定することにより、TFTのp-Si層に対する遮光の他に、コントラストの向上、色材の混色防止などの機能を果たしている。

【0004】ここで特に、この種の液晶装置において、トップゲート構造（即ち、液晶装置用基板上においてゲート電極がチャンネルの上側に設けられた構造）を採る正スタガ型又はコプラナー型のa-Si又はp-SiTFTを用いる場合には、投射光の一部が液晶プロジェクタ内の投射光学系により戻り光として、液晶装置用基板の側からTFTのチャンネルに入射するのを防ぐ必要がある。同様に、投射光が通過する際の液晶装置用基板の表面からの反射光や、更にカラー用に複数の液晶装置を組み合わせて使用する場合の他の液晶装置から出射した後投射光学系を突き抜けてくる投射光の一部が、戻り光として液晶装置用基板の側からTFTのチャンネルに入射するのを防ぐ必要もある。このために、特開平9-127497号公報、特公平3-52611号公報、特開平3-125123号公報、特開平8-171101号公報等の開示されたように、石英基板等からなる液晶装置用基板上においてTFTに対向する位置（即ち、TFTの下側）にも、例えば不透明な高融点金属から遮光膜を形成する技術が採用されている。

【0005】第2に、この種の液晶装置においては、走査信号をゲート電極に印加することによりTFTをオン（導通状態）として画素電極に画像信号を供給する時間に対して、画素電極に電圧が保持される時間を長くするために、即ちデューティー比が小さくても十分な時間だけ液晶駆動電圧を印加できるように、画素電極に対して蓄積容量を付加する技術が採用されている。

【0006】ここで、走査線に沿って形成された容量線の一部を他方の蓄積容量電極として構成する方式が一般化されている。或いは、各走査線にTFTを介して接続された画素電極に対して、当該各走査線の前段の走査線を容量線として代用して、蓄積容量を付加することも一般化している。即ち、各画素のTFTのゲート絶縁膜を

延設して誘電体膜として用いて且つ画素電極に接続されたソース又はドレイン領域を形成する半導体膜を延設して一方の蓄積容量電極とすると共に前段の走査線の一部を延設して他方の蓄積容量電極として構成するのである。この場合には、容量線を別途配線しないで済むため、製造上有利であり、装置構成の簡略化にも役立つ。

【0007】第3に、この種の液晶装置においては、表示画面におけるフリッカ防止や直流電圧印加による液晶劣化を防止するために、画像信号のフレームやフィールド単位で液晶印加電圧を反転したり、更に走査線毎、データ線毎又は画素毎に液晶印加電圧を反転する技術が採用されている。

【0008】これらの反転駆動方式のうち、データ線や走査線に沿った液晶部分の配向不良の低減、画素部の開口領域の確保、制御の容易さ等の観点から、少なくともデータ線毎に液晶印加電圧の反転駆動を行う方式（以下、走査線反転駆動方式）が主流となっている。

【0009】第4に、この種の液晶装置においては、所定タイミングでデータ線に画像信号を書き込むデータ線駆動回路における、データ線への書き込み負担を軽減するために、各データ線に対して水平帰線期間内に画像信号に先行して所定電圧（例えば、中間調レベルに対応する画像信号の電圧）の所謂プリチャージ信号を印加する、即ちプリチャージを行う技術も採用されている。

【0010】特に、前述した走査線反転駆動方式の場合には、データ線駆動回路は水平走査毎に逆極性の電圧を持つデータ信号を供給する必要があるため、このプリチャージは極めて重要となる。

【0011】以上説明したように、遮光膜をTFTの下側にも設ける第1の技術、容量線や前段の走査線を利用して蓄積容量を付加する第2の技術、走査線反転駆動方式を行う第3の技術、プリチャージを行う第4の技術などを採用することにより、液晶装置を液晶プロジェクタのライトバルブとして用いて高品位の画像表示が可能となる。

#### 【0012】

【発明が解決しようとする課題】液晶装置においては、画質向上という一般的要請が強く、このために液晶装置の駆動周波数を高めることが重要となるが、アクティブマトリクス駆動方式における時分割駆動に支障がないように駆動周波数を高めるためには、データ線や走査線或いは容量線の抵抗や時定数を下げる必要がある。

【0013】しかしながら、一般に走査線は、600℃以上の高温プロセスの場合、耐熱性の問題から導電性のポリシリコン膜で形成されている。このため、同じ寸法で配線を形成したとしても、アルミニウム（Al）膜といった金属膜と比較すれば、ポリシリコン膜は数100倍以上抵抗が高くなる。したがって、対角2インチ以下といった小型の液晶装置でも、走査線の信号遅延は無視できなくなっており、これに応じて走査線の時定数は数

10  $\mu$ s 程度になる場合がある。このため、走査線における比較的高い抵抗や大きな時定数が駆動周波数を上げる際の根本的な制約となってしまうという問題点がある。この問題点に対し、例えば走査線を低抵抗の金属膜から形成することで対処しようとする、走査線は画素の TFT のゲート電極をも構成するので、該 TFT の製造プロセスにおける活性化アニール等の高温プロセスに晒されるため、製造中に応力が発生して半導体膜、ゲート絶縁膜、ゲート電極（走査線）等にクラックが入ってしまう。このため、この対処方法の実用化は極めて困難である。また特に、前述のように前段の走査線を容量線として用いる場合には、各走査線に次段の走査線の容量線としての容量が付加されることになるので、各走査線の時定数はより大きくなってしまうため、この問題はより深刻となる。

【0014】更に前述のようにプリチャージを行う場合には、特に水平帰線期間に対して相対的に走査線の時定数が大きくなると、画素における TFT をオフにするタイミングが遅れるために、当該オフが遅れた TFT を介して画素電極に、次段の走査線に係るプリチャージ信号が書き込まれることにより、或いは、当該オフが遅れた TFT を介して画素電極の電位に次段の走査線に係るプリチャージ信号の電位が引かれて次段の走査線に係るプリチャージが電位不足となるにより、縦クロストークが発生してしまうという問題点がある。

【0015】より具体的には、図 28 に示したように、グレー（中間色）を背景として黒部分がハイコントラストで描かれた画像 701 を表示しようとする場合、第 n 段目の走査線に対応する画素行上で他の画素に与えられる画像信号の電圧（ここでは、グレーに対応する電圧）と部分的に異なる電圧（ここでは、黒に対応する電圧）の画像信号が与えられると、このように走査線の時定数が相対的に大きいことにより、第 n-1 段目の走査線のゲート電圧がオフ時の電位に安定する前に、即ち第 n-1 段目の走査線に接続された TFT がオフされる前に、第 n 段目の走査線に係るプリチャージ信号が印加される。従って、第 n-1 段目の画素電極には、第 n 段目の黒表示の電圧に引かれるプリチャージ信号が印加されるため、図 28 に示すように、実際に表示される画像 702 においては、黒表示された画素の上側にある第 n-1 段目の画素は、走査線反転駆動の場合には（グレー表示ではなく）白表示とされてしまう。他方、第 n 段目の走査線のゲート電圧がオフ時の電位に安定する前に、即ち第 n 段目の走査線に接続された TFT がオフされる前に、第 n+1 段目の走査線に係るプリチャージ信号が印加される。従って、第 n+1 段目の画素電極には、第 n 段目の黒表示の電圧に引かれるプリチャージ信号が印加されるため、実際に表示される画像 702 においては、黒表示された画素の下側にある第 n+1 段目の画素は、走査線反転駆動の場合には（グレー表示ではなく）白表

示とされてしまう。

【0016】以上のように、実際に表示される画像 702 においては、グレー表示されるべき背景には、黒表示された画素の上下に白い縦クロストークが生じてしまい、更に、その付近にも走査線の方向に沿って白からグレーに徐々に移行するグラデーションのクロストークが生じてしまうのである。

【0017】この場合特に、黒表示すべき部分的に異なる電圧の画像信号が与えられる時点が、各走査線毎の書き込みの終了時点に近い時点である程、即ち、黒表示すべき画素が、一本の走査線上で左右のうち一方側から走査信号を供給する場合には他方側に近い画素である程或いは両側から走査信号を供給する場合には中央に近い画素である程、走査線のゲート電圧がオフ時の電位に安定するより以前に、当該画素行における各画素への書き込みが行われるため、上述の如き縦クロストークが顕著に発生し易い。従って、画面全体として見れば、左右ムラ（片側から走査線を駆動する場合）や中央ムラ（両側から走査線を駆動する場合）といった画質品位の劣化を招くという問題点がある。

【0018】加えて、前述した容量線は、走査線と同様のポリシリコン膜から形成される場合、走査線と同様に抵抗や時定数が大きい。このため、複数のデータ線の下を交差して配線された容量線における各データ線との容量カップリングにより容量線の電位が揺れて、横クロストークやゴースト等による画像劣化が発生してしまうという問題点もある。

【0019】より具体的には、図 29 に示したように、グレーを背景として黒部分がハイコントラストで描かれた画像 801 を表示しようとする場合、このような容量カップリングによる容量線の電位揺れが安定する前に、当該画素行における各画素への書き込みが行われる。このため、実際に表示される画像 802 においては、黒表示すべき部分的に異なる電圧の画像信号が与えられた画素の左右の画素における電圧不足を招いて、グレー表示すべき行全体が白っぽくなるという現象、即ち、横クロストークやゴースト等が発生するのである。

【0020】この場合も、前述の縦クロストークの場合（図 28 参照）と同様に、黒表示すべき部分的に異なる電圧の画像信号が与えられる時点が、各走査線毎の書き込みの終了時点に近い時点である程、容量カップリングによる容量線の電位揺れが安定するより以前に、当該画素行における各画素への書き込みが行われるため、横クロストークやゴースト等が顕著に発生し易い。

【0021】そして、以上説明したような縦クロストーク（図 28 参照）や横クロストーク（図 29 参照）等は、所謂 XGA、SXGA 等の機種の液晶装置のように駆動周波数が高くなると、相対的に走査線や容量線の時定数が大きくなるために、発生し易くなってしまう。

【0022】本発明は上述した問題点に鑑みなされたも

のであり、遮光膜を用いた比較的簡易な構成により、高品質の画像表示が可能な液晶装置及び当該液晶装置を備えた電子機器を提供することを課題とする。

#### 【0023】

【課題を解決するための手段】本発明は、一対の基板間に液晶が挟持されてなり、該一対の基板の一方の基板上には、マトリクス状に配置された複数の画素電極と、該複数の画素電極を夫々駆動する複数の薄膜トランジスタと、該複数の薄膜トランジスタに夫々接続されており相交差する複数のデータ線及び複数の走査線と、前記複数の薄膜トランジスタの少なくともチャンネル領域を前記一方の基板の側から見て夫々覆う位置に設けられている導電性の遮光膜と、該遮光膜と前記薄膜トランジスタとの間に介在する第1層間絶縁膜とを備え、前記走査線の少なくとも一部は前記遮光膜と同一膜からなることを特徴とする。

【0024】本発明のかかる構成によれば、薄膜トランジスタのチャンネル領域は、一方の基板の側から入射される戻り光等については、遮光膜により遮光されており、薄膜トランジスタの戻り光等による特性劣化を防止できる。他方、走査線の少なくとも一部はこの導電性の遮光膜と同一膜で形成されているので、走査線の抵抗を、導電性の遮光膜の抵抗により顕著に低められる。例えば、走査線をポリシリコン膜から形成し且つ遮光膜を導電性の高融点金属膜から形成すれば、走査線の抵抗を、遮光膜のシート抵抗により支配できる。即ち、走査線における大幅な低抵抗化が可能となる。

【0025】以上の結果、低抵抗で小さい時定数の走査線により複数の画素電極に走査信号が供給されるため、液晶装置の駆動周波数を高めても、例えば前述の如き前段の走査線に係るゲートがオフとならないうちにプリチャージ信号が印加されたり、前段の走査線に係る画像信号の電圧にプリチャージ信号が引かれたりすることに起因する縦クロストーク（図28参照）は低減され、高品位の画像表示が行える。

【0026】本発明は、前記走査線が導電性のポリシリコン膜から形成されており、前記遮光膜は、前記ポリシリコン膜にコンタクトホールを介して電氣的接続された前記走査線の冗長配線及び中継配線のうち少なくとも一つとして配設された第1遮光膜を有することを特徴とする。

【0027】本発明のかかる構成によれば、第1遮光膜は、導電性のポリシリコン膜から形成された走査線に対して、コンタクトホールを介して電氣的接続されているので、走査線の抵抗を導電性の遮光膜の抵抗により顕著に低められ、走査線と第1遮光膜との間で確実に且つ信頼性の高い電氣的接続状態を実現できる。

【0028】本発明の冗長配線とは、走査線と例えばコンタクトホールを介して並列に接続されることにより、導通状態にある走査線との間に冗長的な電氣的導通を更

に付与する配線をいい、中継配線とは、走査線と例えばコンタクトホールを介して直列に接続されることにより、部分的に途切れた走査線との間を中継して走査線全体の電氣的導通を確保する配線をいう。従って、本発明のかかる構成によれば走査線の抵抗を、第1遮光膜を構成する導電性の遮光膜の抵抗により顕著に低められる。

【0029】これに加えて、特に第1遮光膜を冗長配線として配設した場合には、異物等により走査線が途中で断線しても、第1遮光膜が走査線の代わりになるので、冗長構造が実現できる。

【0030】本発明は、前記遮光膜は、該走査線の冗長配線、中継配線及び本体のうち少なくとも一つとして配設された第1遮光膜と、該第1遮光膜から電氣的絶縁されており前記チャンネル領域を覆う位置に設けられた前記遮光膜の部分を含む第2遮光膜とを有することを特徴とする。

【0031】本発明は、第2遮光膜が第1遮光膜から電氣的絶縁されているため、走査信号の電位により第1遮光膜の電位が変動しても、第2遮光膜における電位は実質的に殆ど又は全く変動せずに安定している。そして、このように安定した第2遮光膜が、チャンネル領域を覆う位置、即ち画素の薄膜トランジスタの下側に設けられた遮光膜の部分を含むので、画素の薄膜トランジスタの下側に設けられた遮光膜の部分の電位が走査線の電位変動によって変動することにより、薄膜トランジスタのトランジスタ特性を劣化させることを未然に防ぐことが可能となる。

【0032】本発明は、前記走査線は、前記走査線に沿って並ぶ前記複数の薄膜トランジスタのゲート電極を夫々含むと共に相互に分断された複数の島状配線部からなり、前記第1遮光膜は、前記複数の島状配線部を相互に電氣的接続することを特徴とする。

【0033】本発明のかかる構成によれば、走査線をなす複数の島状配線部は、走査線に沿って並ぶ複数の薄膜トランジスタのゲート電極を夫々含むと共に相互に分断されている。従って、この島状配線部だけでは走査信号を各画素に供給不可能であるが、第1遮光膜により、これらの島状配線部は相互に電氣的接続されているので、走査信号を各画素に供給可能となる。そして、このように島状配線部を中継する第1遮光膜の抵抗の低さに応じて、走査線の抵抗を低められる。

【0034】本発明は、前記遮光膜は、前記走査線の本体として配設された第1遮光膜を有し、前記複数の薄膜トランジスタは、前記第1遮光膜にコンタクトホールを介して電氣的接続された導電性のポリシリコン膜から形成されたゲート電極を有することを特徴とする。

【0035】本発明のかかる構成によれば、ゲート電極は、導電性のポリシリコン膜から形成されているので、金属膜からゲート電極を形成する場合のように、活性化アニール等の高温プロセス時に生じる応力により薄膜ト

10

20

30

40

50

ランジスタを構成する半導体膜、ゲート絶縁膜、金属膜等が剥離する危険を回避できる。同時に、走査線の本体として配設された導電性の遮光膜からなる第1遮光膜により、走査線の抵抗を低めることが可能となる。しかも、複数の薄膜トランジスタは、第1遮光膜にコンタクトホールを介して電氣的接続されているので、ポリシリコン膜からなるゲート電極と遮光膜からなる走査線との間で確実に且つ信頼性の高い電氣的接続状態を実現できる。

【0036】本発明は、前記遮光膜及び前記走査線は、前記複数の薄膜トランジスタの各々において、前記第1層間絶縁膜及びゲート絶縁膜を夫々介して前記チャネル領域を挟んで対向配置されると共にコンタクトホールを介して相互に電氣的接続された部分を夫々含むことを特徴とする。

【0037】本発明のかかる構成によれば、一方で、走査線は、ゲート電極部がゲート絶縁膜を介してチャネル領域に対向配置されて画素の薄膜トランジスタ（以下、“第1のTFT”と称する）を構成する。他方で、チャネル領域を覆う位置に設けられた遮光膜の部分は、第1層間絶縁膜を介してチャネル領域に対向配置されるため、ゲート電極部となり、第2のTFTを構成する。そして、これら第1及び第2のTFTのゲート電極部は、コンタクトホールを介して接続されているため、同一のチャネル領域に対してダブルTFTの構造が得られる。従って、第2のTFTにより第1のTFTをバックチャネルにすることにより該第1のTFT即ち、画素の薄膜トランジスタの特性向上を図ることが可能となる。尚、第2のTFTのゲート絶縁膜である第1層間絶縁膜を薄くすれば、第2のTFTの特性向上を図ることができ

る。

【0038】本発明は、前記複数の走査線は夫々、次段の走査線に前記薄膜トランジスタを介して接続された前記画素電極に蓄積容量を付与するための一方の蓄積容量電極として機能する部分を含むことを特徴とする。

【0039】本発明のかかる構成によれば、走査線を含む蓄積容量電極として機能する部分により、次段の走査線に係る画素電極に蓄積容量が付与される。より具体的には例えば、次段の走査線に係る画素の薄膜トランジスタにおける画素電極に接続されたソース又はドレイン側の半導体膜を延設して、第1の蓄積容量電極とする。そして、ゲート絶縁膜から延設された絶縁膜を誘電体膜として、第1の蓄積容量電極に、上述の走査線を含む蓄積容量電極として機能する部分に対向させることにより、前段の走査線を容量線として利用できる。このように構成すると通常は、走査線に次段の画素の容量が付くために該走査線の時定数が大きくなるが、本発明では、遮光膜を利用することにより走査線の時定数を小さくしているため、このように前段の走査線を容量線として利用する構成としても、前述の如き走査線の時定数が大きいこ

とによる縦クロストーク等の画像劣化を低減できる。

【0040】本発明は、前記複数の画素電極に対し蓄積容量を夫々付与するために形成された容量線を更に備えたことを特徴とする。

【0041】本発明のかかる構成によれば、容量線により、複数の画素電極に対し蓄積容量が夫々付与される。より具体的には例えば、画素の薄膜トランジスタにおける画素電極に接続されたソース又はドレイン側の半導体膜を延設して、第1の蓄積容量電極とする。そして、ゲート絶縁膜から延設された絶縁膜を誘電体膜として、第1の蓄積容量電極に、上述の容量線を含む蓄積容量電極として機能する部分に対向させることにより、蓄積容量を付与できる。

【0042】本発明は、前記遮光膜は、前記走査線の冗長配線、中継配線及び本体のうち少なくとも一つとして配設された第1遮光膜と、該第1遮光膜から電氣的絶縁されており前記チャネル領域を覆う位置に設けられた前記遮光膜の部分を含むと共に前記容量線を前記一方の基板の側から見て夫々覆う位置に設けられた第2遮光膜とを有し、前記容量線及び前記第2遮光膜は、定電位源に接続されていることを特徴とする。

【0043】本発明のかかる構成によれば、第2遮光膜は、第1遮光膜から電氣的絶縁され更に定電位源に接続されているので、走査信号の電位により第1遮光膜の電位が変動しても、第2遮光膜における電位は定電位に安定している。そして、このように安定した第2遮光膜が、画素の薄膜トランジスタの下側に設けられた遮光膜の部分を含むので、画素の薄膜トランジスタの下側に設けられた遮光膜の部分の電位が走査線の電位変動によって変動することにより薄膜トランジスタのトランジスタ特性を劣化させることを未然に防ぐことが可能となる。他方、容量線も、定電位源に接続されているので、蓄積容量電極として良好に機能し得る。そして、容量線及び第2遮光膜は定電位源に接続されているので、定電位源に至る両配線を部分的に共用することも可能となる。この場合、定電位源の定電位としては、例えば接地電位に等しくてもよい。

【0044】本発明は、前記定電位源は、当該液晶装置を駆動するための周辺回路に供給される定電位源であることを特徴とする。

【0045】本発明のかかる構成によれば、定電位源は、走査線駆動回路、データ線駆動回路、対向電極などの周辺回路に供給される、負電源、正電源等の定電位源であるので、特別な電位配線や外部入力端子を設ける必要なく、遮光膜及び容量線を定電位にできる。

【0046】本発明は、前記第2遮光膜が、前記容量線の冗長配線、中継配線及び本体の少なくとも一つとして配設されてなることを特徴とする。

【0047】本発明はかかる構成により容量線の抵抗を、導電性の遮光膜の抵抗により顕著に低められる。例



えば、容量線を走査線と同じポリシリコン膜から形成し且つ遮光膜を導電性の高融点金属膜から形成すれば、容量線の抵抗を、遮光膜のシート抵抗により支配できる。即ち、容量線における大幅な低抵抗化が可能となる。

【0048】以上の結果、低抵抗で小さい時定数の容量線により複数の画素電極に蓄積容量が付加されるため、液晶装置の駆動周波数を高めても、前述の如き容量線の電位揺れに起因する横クロストーク（図29参照）は低減され、高品位の画像表示が行える。また、冗長配線として配設した場合には、容量線が途中で断線しても、第2遮光膜が容量線の代わりになるので、冗長構造が実現できる。

【0049】本発明において、前記遮光膜は、前記走査線の冗長配線、中継配線及び本体のうち少なくとも一つとして配設された第1遮光膜と、該第1遮光膜から電気的絶縁されており前記チャネル領域を覆う位置に設けられた前記遮光膜の部分を含むと共に前記容量線及び前記複数のデータ線を前記一方の基板の側から見て夫々覆う位置に網目状に設けられた第2遮光膜とを有することを特徴とする。

【0050】本発明のかかる構成によれば、遮光膜が有する第2遮光膜は、第1遮光膜から電気的絶縁されているので、走査信号の電位により第1遮光膜の電位が変動しても、第2遮光膜における電位は安定している。そして、このように安定した第2遮光膜が、画素の薄膜トランジスタの下側に設けられた遮光膜の部分を含むので、画素の薄膜トランジスタの下側に設けられた遮光膜の部分の電位が走査線の電位変動によって変動することにより薄膜トランジスタのトランジスタ特性を劣化させることを未然に防ぐことが可能となる。そして、第2遮光膜は、チャネル領域を覆う位置に設けられた遮光膜の部分を

含むと共に網目状に設けられているので、第2遮光膜により各画素部の開口領域を規定でき、第1遮光膜により走査線の抵抗を低められる。

【0051】本発明は、前記遮光膜は、前記複数の走査線を前記一方の基板の側から見て夫々覆う位置に縞状に設けられていることを特徴とする。

【0052】本発明のかかる構成によれば、遮光膜は、複数の走査線を一方の基板の側から見て夫々覆う位置に縞状に設けられているので、例えばコンタクトホールを介して走査線と縞状の遮光膜とを電気的接続することにより、遮光膜を、走査線に沿う中継配線或いは冗長配線として配設することが可能となる。

【0053】本発明は、前記遮光膜は、前記複数の走査線を前記一方の基板の側から見て少なくとも部分的に夫々覆う位置に島状に設けられていることを特徴とする。

【0054】本発明のかかる構成によれば、遮光膜は、複数の走査線を一方の基板の側から見て少なくとも部分的に夫々覆う位置に島状に設けられているので、例えばコンタクトホールを介して走査線と島状の遮光膜とを電

氣的接続することにより、遮光膜を、走査線に沿う中継配線或いは冗長配線として配設することが可能となる。

【0055】本発明は、前記遮光膜は、Ti、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含むことを特徴とする。

【0056】本発明のかかる構成によれば、遮光膜は、不透明な高融点金属であるTi、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含む、例えば、金属単体、合金、金属シリサイド等から構成されるため、液晶装置用基板上の遮光膜形成工程の後に行われるTFT形成工程における高温処理により、遮光膜が破壊されたり溶融しないようにできる。

【0057】本発明の電子機器は、上記液晶装置を備えたことを特徴とする。

【0058】本発明のかかる構成によれば、電子機器は、上述した本願発明の液晶装置を備えているため、冗長構造により装置の信頼性が高く、縦クロストーク等の表示劣化が低減されており且つ戻り光等に対する遮光性能に優れた液晶装置により高品位の画像表示が可能となる。

【0059】本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされよう。

【0060】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて説明する。

【0061】（第1実施形態）本発明による液晶装置の第1実施形態の構成及び動作について、図1から図4を参照して説明する。図1は、液晶装置の画像形成領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。図2は、液晶装置用基板の相隣接する複数の画素群の平面図であり、図3は、図2のA-A'断面図であり、図4は、図2のB-B'断面図である。尚、図3及び図4においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0062】図1において、本実施の形態による液晶装置の画像表示領域を構成するマトリクス状に形成された複数の画素は、画素電極9a及び画素電極9aを制御するためのTFT30とからなり、画像信号が供給されるデータ線6aが当該TFT30のソースに電気的接続されている。データ線6aに書き込む画像信号S1、S2、…、Snは、この順に線順次で供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしても良い。また、TFT30のゲートに走査線300aが電気的接続されており、所定のタイミングで、走査線300aにパルスの走査信号G1、G2、…、Gmを、この順に線順次で印加するように構成されている。画素電極9aは、TFT30のドレインに電気的接続されており、TFT30を一定期間だけそのスイッチを閉じることにより、データ線6a

から供給される画像信号 S 1、S 2、…、S n を所定のタイミングで書き込む。画素電極 9 a を介して液晶に書き込まれた所定レベルの画像信号 S 1、S 2、…、S n は、対向基板（後述する）に形成された対向電極（後述する）との間で一定期間保持される。液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ここで、保持された画像信号がリークするのを防ぐために、画素電極 9 と対向電極との間に形成される液晶容量と並列に蓄積容量 7 0 を付加する。例えば、画素電極 9 a の電圧は、ソース電圧が印加された時間よりも 3 桁も長い時間だけ蓄積容量 7 0 により保持される。これにより、保持特性は更に改善され、コントラスト比の高い液晶装置が実現できる。尚、このように蓄積容量 7 0 を形成する方法としては、容量を形成するための配線である容量線 3 b を設けても良いし、後述のように前段の走査線 3 0 0 a との間で容量を形成しても良い（図 1 2 参照）。

【0063】図 2 乃至図 4 において、液晶装置用基板 1 0 上には、マトリクス状に複数の透明な画素電極 9 a（点線部 9 a' により輪郭が示されている）が設けられており、画素電極 9 a の縦横の境界に各々沿ってデータ線 6 a（ソース電極）、走査線 3 0 0 a（ゲート電極を含む）及び容量線 3 b が設けられている。データ線 6 a は、コンタクトホール 5 を介してポリシリコン膜等から成る半導体層 1 a のうち後述のソース領域に電気的接続されており、画素電極 9 a は、コンタクトホール 8 を介して半導体層 1 a のうち後述のドレイン領域に電気的接続されている。

【0064】本実施の形態では特に、図中右上がりの斜線で示した領域に、導電性の第 2 遮光膜 1 1 a 及び第 1 遮光膜 1 1 c が設けられている。

【0065】第 2 遮光膜 1 1 a は、画素部において、半導体層 1 a のチャネル領域（図中、右下がりの斜線領域）を液晶装置用基板の側から見て各々重なる位置に設けられている。

【0066】第 1 遮光膜 1 1 c は、画素部において、第 2 遮光膜 1 1 a とは別個に設けられ、第 2 遮光膜 1 1 a から電気的に絶縁されている。第 1 遮光膜 1 1 c は、走査線 3 0 0 a を構成するポリシリコン膜からなる島状のゲート電極 3 a の中継配線として配設されている。即ち、ポリシリコン膜からなると共に相互に分断された島状のゲート電極 3 a は夫々、半導体層 1 a のうち後述のチャネル領域（図 2 中右下りの斜線の領域）に対向するゲート電極を含むように配設されており、第 1 遮光膜 1 1 c は、走査線 3 0 0 a 方向に沿って連なる複数のゲート電極 3 a を相互にコンタクトホール 1 8 を介して電気的接続するように配設されている。言い換えれば、各々の段（行）について、コンタクトホール 1 8 により相互に電気的接続された走査線 3 0 0 a 方向に沿って連なる複数のゲート電極 3 a と複数の第 1 遮光膜 1 1 c とから

1 本の走査線 3 0 0 a が構成されており、この 1 本の走査線 3 0 0 a を介して走査信号を各画素に供給可能となる。

【0067】次に、図 3 の A - A' 断面図を更に参照して TFT 3 0 及びゲート電極 3 a を含む画素部分における構成を説明する。尚、図 3 では、液晶装置用基板 1 0 に液晶を介して対向配置される対向基板 2 0 や液晶は省略してあり、これらについては後述する。

【0068】図 3 の A - A' 断面図に示すように、液晶装置は、石英基板等からなる液晶装置用基板 1 0 を備えている。液晶装置用基板 1 0 には、ITO 膜（インジウム・ティン・オキサイド膜）などの透明導電性薄膜からなる画素電極 9 a が設けられており、その上側には、ラビング処理等の所定の配向処理が施されたポリイミド薄膜などの有機薄膜からなる配向膜 1 6 が設けられている。

【0069】液晶装置用基板 1 0 には、各画素電極 9 a に隣接する位置に、各画素電極 9 a をスイッチング制御する画素スイッチング用 TFT 3 0 が設けられている。

【0070】画素スイッチング用 TFT 3 0 に各々対向する位置において液晶装置用基板 1 0 と各画素スイッチング用 TFT 3 0 との間には、第 2 遮光膜 1 1 a が設けられている。このように第 2 遮光膜 1 1 a や第 1 遮光膜 1 1 c を構成する導電性の遮光膜は、不透明な高融点金属からなり、Ti、Cr、W、Ta、Mo 及び Pd のうちの少なくとも一つを含む金属単体、合金、金属シリサイド等から構成される。このような材料から構成すれば、液晶装置用基板 1 0 上の第 2 遮光膜 1 1 a や第 1 遮光膜 1 1 c の形成工程の後に行われる画素スイッチング用 TFT 3 0 の形成工程における高温処理により、第 2 遮光膜 1 1 a や第 1 遮光膜 1 1 c が破壊されたり溶融しないようにできる。また、このような第 2 遮光膜 1 1 a により液晶装置用基板 1 0 の側からの戻り光等が画素スイッチング用 TFT 3 0 のチャネル領域 1 a' 等に入射する事態を未然に防ぐことができ、光電流の発生により画素スイッチング用 TFT 3 0 の特性が劣化することはない。

【0071】更に、第 2 遮光膜 1 1 a と複数の画素スイッチング用 TFT 3 0 との間には、第 1 層間絶縁膜 1 2 が設けられている。第 1 層間絶縁膜 1 2 は、画素スイッチング用 TFT 3 0 を構成する半導体層 1 a を第 2 遮光膜 1 1 a から電気的絶縁するために設けられるものである。更に、第 1 層間絶縁膜 1 2 は、液晶装置用基板 1 0 の全面に形成されることにより、画素スイッチング用 TFT 3 0 のための下地膜としての機能をも有する。即ち、液晶装置用基板 1 0 の表面の研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用 TFT 3 0 の特性の劣化を防止する機能を有する。第 1 層間絶縁膜 1 2 は、例えば、NSG（ノンドープトシリケートガラス）、PSG（リンシリケートガラス）、BSG（ボ

10

20

30

40

50

ロンシリケートガラス)、BPSG(ボロンリンシリケートガラス)などの高絶縁性ガラス又は、酸化シリコン膜、窒化シリコン膜等からなる。第1層間絶縁膜12により、第2遮光膜11aが画素スイッチング用TFT30等を汚染する事態を未然に防ぐこともできる。

【0072】本実施の形態では特に、第1遮光膜11cは、ゲート電極3aの中継配線として配設されている。即ち、図3に示すようにゲート電極3aと、第1遮光膜11cがコンタクトホール18を介して電氣的接続されている。このため、走査線300a(図1参照)の抵抗を、第1遮光膜11cの抵抗により顕著に低められる。ゲート電極3aは、例えばシート抵抗値が $25\Omega/\square$ 程度のポリシリコン膜から形成されているので、対角1.3インチや0.9インチ程度の小型の液晶装置の場合には、 $100\sim 200K\Omega$ 程度の抵抗を有するが、第1遮光膜11cは、前述の如き高融点金属膜から形成されているので、走査線300aにおける抵抗は、大幅に低くされる。例えば、第1遮光膜11cをタングステンシリサイドから構成すると、シート抵抗値が $7\sim 8\Omega/\square$ 程度しかない。このような低抵抗化に応じて走査線300aの時定数も、例えば $1\mu s$ 以下程度にまで小さくできる。そして、画像表示領域の両側から走査線を駆動する構成(図示せず)をとれば更に、その半分の $0.5\mu s$ 以下程度にまで小さくできる。このため、走査線の抵抗や時定数が駆動周波数を上げる際の制約となることを回避できる。さらに、第2遮光膜11aと第1遮光膜11cとが絶縁されているため、走査線300aによって第2遮光膜11aが変動することがない。従って、走査線の電位変動による薄膜トランジスタのトランジスタ特性の劣化を未然に防ぐことができる。

【0073】次に、図4のB-B'断面図を参照してTFT30及び蓄積容量70を含む画素部分における構成を更に説明する。尚、図4には、液晶装置用基板10に加えて、液晶装置用基板10に液晶50を介して対向配置される対向基板20を示してある。

【0074】図4のB-B'断面図に示すように、液晶装置は、液晶装置用基板10と、ガラスや石英からなる透明な他方の基板の一例を構成する対向基板20とが対向配置されている。対向基板20には、その全面に渡ってITO膜などの透明導電性薄膜からなる対向電極(共通電極)21が設けられており、その下側には、ラビング処理等の所定の配向処理が施されたポリイミド薄膜などの有機薄膜からなる配向膜22が設けられている。対向基板20には、各画素の開口領域以外の領域に、第3遮光膜23が設けられている。このため、対向基板20の側から入射光が画素スイッチング用TFT30の少なくとも半導体層1aのチャネル領域1a'に侵入を防ぐことができる。

【0075】このように構成され、画素電極9aと対向電極21とが対面するように配置された液晶装置用基板

10と対向基板20の間には、後述のシール材52(図30及び図31参照)により囲まれた空間に液晶が封入され、液晶層50が形成される。

【0076】本実施の形態では特にゲート絶縁膜2をゲート電極3aに対向する位置から延設して誘電体膜として用い、半導体層1aを延設して第1蓄積容量電極1fとし、更にこれらに対向する容量線3bの一部を第2蓄積容量電極とすることにより、蓄積容量70が構成されている。

【0077】これらの結果、データ線6a下の領域及びゲート電極3aに沿って液晶のディスクリネーションが発生する領域(即ち、容量線3bが形成された領域)という開口領域を外れたスペースを有効に利用して、画素電極9aの蓄積容量を増やすことが出来る。

【0078】図4において、画素スイッチング用TFT30は、LDD(Lightly Doped Drain)構造を有しており、走査線300aの一部を構成するゲート電極3a、ゲート電極3aからの電界によりチャネルが形成される半導体層1aのチャネル領域1a'、ゲート電極3aと半導体層1aとを絶縁するゲート絶縁膜2、データ線6a(ソース電極)、半導体層1aの低濃度ソース領域(ソース側LDD領域)1b及び低濃度ドレイン領域(ドレイン側LDD領域)1c、半導体層1aの高濃度ソース領域1d並びに高濃度ドレイン領域1eを備えている。高濃度ドレイン領域1eには、複数の画素電極9aのうちの対応する一つが接続されている。ソース領域1b及び1d並びにドレイン領域1c及び1eは後述のように、半導体層1aに対し、n型又はp型のチャネルを形成するかに応じて所定濃度のn型用又はp型用のドーパントをドーピングすることにより形成されている。本実施の形態では特にデータ線6aは、Al等の金属膜や金属シリサイド等の合金膜などの遮光性の薄膜から構成されている。また、ゲート電極3a、ゲート絶縁膜2及び第1層間絶縁膜12の上には、高濃度ソース領域1dへ通じるコンタクトホール5及び高濃度ドレイン領域1eへ通じるコンタクトホール8が各々形成された第2層間絶縁膜4が形成されている。コンタクトホール5を介して、データ線6aは高濃度ソース領域1dに電氣的接続されている。更に、データ線6a及び第2層間絶縁膜4の上には、高濃度ドレイン領域1eへのコンタクトホール8が形成された第3層間絶縁膜7が形成されている。この高濃度ドレイン領域1eへのコンタクトホール8を介して、画素電極9aは高濃度ドレイン領域1eに電氣的接続されている。前述の画素電極9aは、このように構成された第3層間絶縁膜7の上面に設けられている。

【0079】画素スイッチング用TFT30は、好ましくは上述のようにLDD構造を持つが、低濃度ソース領域1b及び低濃度ドレイン領域1cに不純物イオンの打ち込みを行わないオフセット構造を持ってよいし、ゲート電極3aをマスクとして高濃度で不純物イオンを打ち

込み、自己整合的に高濃度ソース及びドレイン領域を形成するセルフアライン型の TFT であってもよい。

【0080】また本実施の形態では、画素スイッチング用 TFT 30 のゲート電極 3a をソース・ドレイン領域 1b 及び 1e 間に 1 個のみ配置したシングルゲート構造としたが、これらの間に 2 個以上のゲート電極を配置してもよい。この際、各々のゲート電極には同一の信号が印加されるようにする。このようにデュアルゲート（ダブルゲート）或いはトリプルゲート以上で TFT を構成すれば、チャネルとソース・ドレイン領域接合部のリーク電流を防止でき、オフ時の電流を低減することができる。これらのゲート電極の少なくとも 1 個を LDD 構造或いはオフセット構造にすれば、更にオフ電流を低減でき、安定したスイッチング素子を得ることができる。

【0081】ここで、一般には、半導体層 1a のチャネル領域 1a'、低濃度ソース領域 1b 及び低濃度ドレイン領域 1c 等のポリシリコン層は、光が入射するとポリシリコンが有する光電変換効果により光電流が発生してしまい画素スイッチング用 TFT 30 のトランジスタ特性が劣化するが、本実施の形態では、ゲート電極 3a を上側から覆うようにデータ線 6a が A1 等の遮光性の金属薄膜から形成されているので、少なくとも半導体層 1a のチャネル領域 1a' 及び LDD 領域 1b、1c への入射光の入射を効果的に防ぐことが出来る。また、前述のように、画素スイッチング用 TFT 30 の下側には、第 2 遮光膜 11a が設けられているので、少なくとも半導体層 1a のチャネル領域 1a' 及び LDD 領域 1b、1c への戻り光の入射を効果的に防ぐことが出来る。

【0082】本実施の形態では、図 2 に示されるように第 2 遮光膜 11a がチャネル領域よりも大きめに、即ちチャネル領域全体を覆うように形成すれば、チャネル領域に戻り光が入射されるのを防ぐためにさらに効果的である。

【0083】（第 2 実施形態）図 5 を参照して本発明の第 2 実施形態について説明する。図 5 は、液晶装置用基板の相隣接する複数の画素群の平面図である。尚、図 6 は図 5 の C-C' 断面図である。図 6 においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。また、図 5 及び図 6 において、第 1 実施形態と同じ構成要素には同じ参照符号を付し、また第 1 実施形態と異なる構成のみ説明し同様な構成については省略する。

【0084】図 5 及び図 6 に示すように第 2 実施形態では特に、第 1 遮光膜 11c' は、走査線方向に沿って縞状に配設されており、ポリシリコン膜からなるゲート電極 3a は、第 1 遮光膜 11c' に重ねられている。即ち、第 1 遮光膜 11c' は、ゲート電極 3a の冗長配線として配設されていて、第 1 遮光膜 11c' は、画素スイッチング用 TFT の下側にも設けられている。つまり走査線 300b は走査電極 3a と縞状の第 1 遮光膜 11

c' とにより構成されている。

【0085】このため、縞状に形成された第 1 遮光膜 11c' により画素スイッチング用 TFT 30 に対する戻り光を遮光しつつ、第 1 遮光膜 11c' 及びゲート電極 3a から構成される走査線 300b の抵抗を第 1 遮光膜 11c' により低めることが可能である。従って、前述の縦クロストーク（図 28 参照）を防止できる。しかも、第 1 遮光膜 11c' は、ゲート電極 3a に対する冗長構造をなすので、ゲート電極 3a に断線や導通不良があったとしても、走査線 300b が不良化するのを未然に防ぐことも可能となる。これらの結果、第 2 実施形態により、高品位の画像表示を実現できる。

【0086】尚、図 5 に示されるように、第 1 遮光膜 11c' をチャネル領域 1a と重なる位置において幅を太くすることによりチャネル領域 1a への戻り光をより確実に防止することが可能である。

【0087】また、第 2 実施形態においては、ゲート電極 3a がゲート絶縁膜を介してチャネル領域に対向配置される TFT（第 1 の TFT）と、チャネル領域を覆う位置に設けられた第 1 遮光膜 11c' が第 1 層間絶縁膜を介してチャネル領域に対向配置されたゲート電極となる TFT（第 2 の TFT）が形成されることになり、チャネル領域を挟んで上下にゲート電極が形成されることになる。従って、第 1 遮光膜 11c' により第 1 の TFT をバックチャネルにすることにより該第 1 の TFT 即ち、画素の薄膜トランジスタの特性向上を図ることが可能となる。尚、第 2 の TFT のゲート絶縁膜である第 1 層間絶縁膜を薄くすれば、第 2 の TFT の特性向上を図ることができる。

【0088】（第 3 実施形態）本発明による液晶装置の第 3 実施形態について、図 7 を参照して説明する。図 7 は、液晶装置用基板の相隣接する複数の画素群の平面図である。尚、図 7 において、図 5 に示した第 2 実施形態と同じ構成要素には同じ参照符号を付し、第 2 実施形態と異なる構成のみ説明する。

【0089】第 3 実施形態は、ゲート電極 3a' が第 1 遮光膜 11c' と同じく、走査線方向に沿って縞状に配設されており、走査線 300d が、これらのゲート電極 3a' 及び第 1 遮光膜 11c' から冗長的に構成されている。尚、その他の点は図 5 に示した第 2 実施形態の場合と同様である。

【0090】このように第 3 実施形態によれば、第 1 遮光膜 11c' により走査線 300d の低抵抗化を図ることができるので、前述の縦クロストーク（図 28 参照）等の発生を抑制でき、高品位の画像表示を実現できる。そして、走査線 300d における冗長構造により、ゲート電極 3a' 及び第 1 遮光膜 11c' が断線や導通不良を起こしても、この一方とコンタクトホール 18 を介して電氣的接続された他方の配線の存在により、走査線 300d が不良化するのを未然に防ぐことも可能となる。

【0091】尚、第3実施形態では、各走査線300d毎に、一画素につき2個のコンタクトホール18が設けられているが、この個数は3個以上又は1個でもよいし、或いは、複数の画素につき1個であってもよい。コンタクトホール18の数を増せば、両配線間における冗長構造の度合いを高められ且つ低抵抗化でき、コンタクトホール18の数を減らせば、コンタクトホール13を開孔する工程や構造を簡単にできる。従って、第1遮光膜11c'のシート抵抗、駆動周波数、要求される仕様等を勘案しつつ、コンタクトホール18の個数の設定により、第1遮光膜11c'による走査線300dの低抵抗化及び冗長構造による利益と、多数のコンタクトホール13を開孔することによる製造上及び構造上の不利益とを適度にバランスさせられるので、実践上大変有利である。

【0092】また、第3実施形態においても第2実施形態と同様に第1遮光膜11c'が第2TF Tのゲート電極として機能することが可能であるため、第2実施形態で述べた場合と同様な効果が得られる。

【0093】（第4実施形態）本発明による液晶装置の第4実施形態について、図8を参照して説明する。図8は、液晶装置用基板の相隣接する複数の画素群の平面図である。尚、図8において、図3に示した第1実施形態の場合と同じ構成要素には同じ参照符号を付し、第1実施形態と異なる構成のみ説明する。

【0094】図8に示すように第4実施形態では、半導体膜501aからなる画素スイッチング用TF Tのソース領域に開孔されたコンタクトホール5'とドレイン領域に開孔されたコンタクトホール8'との間の、図中右下がりの斜線部で示された領域がチャンネル領域である。このチャンネル領域に、ゲート絶縁膜を介して対向するゲート電極503aがポリシリコン膜から構成され、このゲート電極503aの一端がコンタクトホール18'を介して第1遮光膜11c''に電気的接続されている。本実施形態では特に、第1遮光膜11c'が走査線の本体として配設されるとともに、第1遮光膜11c''とは絶縁された島状の第2遮光膜11a'が第1遮光膜11c''と同時に同一膜によりチャンネル領域下に形成されている。また、容量線3b'は、これら二つのコンタクトホール8'及び5'を避けるように走査線本体たる第1遮光膜11c''に沿って設けられている。

【0095】このように構成された液晶装置の第4実施形態によれば、ゲート電極503aは、導電性のポリシリコン膜から形成されているので、金属膜からゲート電極を形成する場合のように、活性化アニール等の高温プロセス時に生じる応力により画素スイッチング用TF Tを構成する半導体膜、ゲート絶縁膜、金属膜等が剥離する危険を回避できる。同時に、走査線本体として配設された第1遮光膜11c''により、走査線の抵抗を低めることが可能となる。しかも、画素スイッチング用TF T

は、第1遮光膜11c''にコンタクトホール18'を介して電気的接続されているので、ポリシリコン膜からなるゲート電極503aと遮光膜からなる第1遮光膜11c''との間で確実に且つ信頼性の高い電気的接続状態を実現できる。

【0096】これらの結果、第2遮光膜11a'により画素スイッチング用TF Tに対する戻り光を遮光しつつ、第1遮光膜11c''から構成される走査線の抵抗を低めることにより、前述の縦クロストーク（図28参照）を防止でき、高品位の画像表示を実現できる。さらに、第2遮光膜11a'と第1遮光膜11c''とが絶縁されているため、走査線本体である第1遮光膜11c''によって第2遮光膜11a'が変動することがない。従って、走査線の電位変動による薄膜トランジスタのトランジスタ特性の劣化を未然に防ぐことができる。

【0097】第4実施形態の図8では、第2遮光膜11a'が島状に形成されているが、例えば縞状に形成して定電位源に接続するようにしてもよい。

【0098】上述の第1乃至第4実施形態では、いずれもチャンネル領域への戻り光の防止と走査線の低抵抗化とを同一の導電性遮光膜により実現するものである。上述の実施形態を用いてさらに容量線の低抵抗化を実現するための変形例を説明する。

【0099】（第1実施形態の第1変形例）第1実施形態の第1変形例について図9及び図10を用いて説明する。図9は、液晶装置用基板の相隣接する複数の画素群の平面図であり、図10は、図9のD-D'断面図である。第1変形例は第1実施形態と同様な構成については説明を省略し、異なる構成のみ説明する。

【0100】第1変形例では、第2遮光膜11a'''が、容量線3bに沿って形成され、第2遮光膜11a'''及び容量線3bは定電位源に各々電気的接続されている。従って、第2遮光膜11a'''に対向配置される画素スイッチング用TF T30に対し第2遮光膜11a'''の電位変動が悪影響を及ぼすのを防ぐことができる。また、容量線3bは、蓄積容量70の第2蓄積容量電極として良好に機能し得る。この場合、図9及び図10に示されるように第2遮光膜11a'''は低電位源としてコンタクトホール13を介して容量線3bに接続するようにしてもよい。あるいは、当該液晶装置を駆動するための周辺回路（例えば、走査線駆動回路、データ線駆動回路等）に供給される定電位源等に接続してもよい。周辺回路等の電源を利用すれば、専用の電位配線や外部入力端子を設ける必要なく、第2遮光膜11a'''及び容量線3bを定電位にできる。（図示せず）そして、第2遮光膜11a'''と容量線3bとを、例えば画像表示領域の端部において電気的接続し、両者の定電位を同じにする構成を採れば、定電位源から両者への配線を部分的に共用でき、構成の単純化が図れる。

【0101】図9及び図10に示されるように、容量線

3bと第2遮光膜11a'''とをコンタクトホール13を介して接続させると、容量線3bは、高抵抗なポリシリコン膜から形成されているが、第2遮光膜11a'''は低抵抗な導電性の高融点金属から形成されているので、容量線3bにおけるゲート電極3aに沿った方向の抵抗は、大幅に低抵抗化される。例えば、第2遮光膜11a'''をWSiで形成した場合、ポリシリコン膜と比較してシート抵抗値を1/3以下に低減することができる。

【0102】この結果、容量線3bの時定数についても、第2遮光膜11a'''の存在により、例えば、十数μ秒程度から数μ秒程度にまで小さくすることが出来る。従って、データ線6aの下を交差して配線された容量線3bにおける各データ線6aとの容量カップリングにより、容量線3bの電位が揺れることに起因した横クロストークやゴースト等の発生を低減できる。即ち、図29に示した画像802のような表示劣化の問題は起こらない。そして、特に当該液晶装置を前述のようにXGA、SXGA等の駆動周波数の高い機種として構成しても、容量線3bの時定数が十分に小さくされているため、やはり横クロストークやゴースト等の発生を低減できる。

【0103】従って、このような横クロストークやゴースト等の防止のために、前述の如きデータ線6a毎や画素毎に液晶駆動電圧の極性を反転させる方式を採用する必要性は無く、逆に、液晶層50のディスクリネーションを低減することができ且つ画素開口率を高めるのに適した、走査線300a毎に液晶駆動電圧を基準電圧に対して反転させる走査線反転駆動方式（所謂1H反転駆動方式）を採用できる。

【0104】また第1変形例においては、第2遮光膜11a'''は、チャネル領域を覆う位置に設けられた遮光膜の部分を含むと共に容量線3bに沿って網目状に設けられているので、第2遮光膜11a'''により各画素部の開口領域を規定でき、第1遮光膜11cにより走査線の抵抗を低められる。

【0105】（第2実施形態の第2変形例）第2実施形態の第2変形例を図11を用いて説明する。第2変形例は第2実施形態と同様な構成を有し、異なる構成のみ説明する。第2遮光膜11dは、画素スイッチング用TFTの下側を除く領域において容量線3bに重なるように形成されている。また、容量線3bと第2遮光膜11dとは、第1変形例の場合と同様に、コンタクトホール13を介して電氣的接続してもよいし、他の定電位源に接続してもよい。このように第2変形例では、走査線3aの下に第1遮光膜11cを設けるとともに、第1遮光膜11cとは絶縁された第2遮光膜11dが容量線3b下に設けられているため、走査線と容量線の両方の低抵抗化を実現できる。従って、第1変形例の場合と同様に、容量線3bの抵抗を第2遮光膜11dにより低める

ことにより、前述の横クロストーク（図29参照）を防止することもできる。また、第2遮光膜11dと第1遮光膜11cとは絶縁されているため、走査線の電位変動により第2遮光膜11dが影響されることがない。これらの結果、第2変形例により、高品位の画像表示を実現できる。

【0106】尚、図示を省略するが、第3実施形態において、第2変形例と同様に第2遮光膜11dを容量線3bに沿って形成することが可能であり、その場合は第2変形例と同様な効果が得られる。

【0107】また、第4実施形態においても第2遮光膜11a'を容量線3bに沿って形成し、さらには容量線とコンタクトを介して接続するにすれば、走査線と容量線の両方の低抵抗化を実現できる。

【0108】（第5実施形態）図12は、液晶装置用基板の相隣接する複数の画素群の平面図である。尚、図12において、図2に示した第1実施形態の場合と同じ構成要素には同じ参照符号を付し、第1実施形態と異なる構成のみ説明する。

【0109】図12において、液晶装置用基板上には、マトリクス状に複数の透明な画素電極9a（点線部9a'により輪郭が示されている）が設けられており、画素電極9aの縦横の境界に各々沿ってデータ線6a、走査線300e（ゲート電極を含む）が設けられている。即ち、本実施の形態では、第1乃至第4実施形態及びその変形例のように容量線が設けられておらずに、前段（第n-1段目）の走査線300eが（第n段目における）容量線として機能するように構成されている。より具体的には、前段の走査線300eを構成するポリシリコン膜から延設された第2蓄積容量電極504と、画素スイッチング用TFTのドレイン領域から延設された第1蓄積容量電極1f'とが、画素スイッチング用TFTのゲート絶縁膜から延設された絶縁膜（誘電体膜）を介して対向配置されることにより蓄積容量が構成される。そして、データ線6aは、コンタクトホール5を介してポリシリコン膜からなる半導体層1aのソース領域に電氣的接続されており、画素電極9aは、コンタクトホール8'を介して半導体層1aのドレイン領域に電氣的接続されている。

【0110】導電性の遮光膜からなる第1遮光膜11eは、図中右上がりの斜線で示した領域に配設されており、即ち走査線300eに重ねて設けられている。走査線300eは夫々、半導体層1aのチャネル領域（図12中右下りの斜線の領域）に対向するゲート電極を含むように配設されており、第1遮光膜11eは、ポリシリコン膜からなる走査線300eとコンタクトホール18'を介して各画素毎に電氣的接続されることにより冗長構造をなす。

【0111】このように第5実施形態によれば、前述の高融点金属膜からなる第1遮光膜11eにより、走査線



300eは低抵抗化されると共に画素スイッチング用TFTのチャネル領域に対する戻り光に対する遮光がなされる。更に、画素スイッチング用TFTのゲート電極は、導電性のポリシリコン膜から形成されているので、金属膜からゲート電極を形成する場合のように、活性化アニール等の高温プロセス時に生じる応力により薄膜トランジスタを構成する半導体膜、ゲート絶縁膜、金属膜等が剥離する危険を回避でき、信頼性の高い液晶装置の製造が可能となる。

【0112】また、第5実施形態では、第1遮光膜11eは、走査線300eに重ねられた部分からデータ線6aに沿って延設された第3蓄積容量電極11e'を含むようにしてもよい。その場合、第1層間絶縁膜を介して対向配置される第3蓄積容量電極11e'と第1蓄積容量電極11fとにより蓄積容量を増すことができる。更に、第1遮光膜11eは、画素スイッチング用TFTのチャネル領域に対向する部分が幅広に形成しても良い。その場合、図12中右下がりの斜線で示されたチャネル領域において、確実に戻り光に対する遮光が可能となる。

【0113】（液晶装置の周辺回路の構成）上記の実施形態及びそれらの変形例を用いて、液晶装置用基板10上に周辺回路を形成した構成について、図13を用いて説明する。

【0114】図13において、液晶装置は周辺回路として、データ線6aを駆動するデータ線駆動回路101と、走査線300aを駆動する走査線駆動回路104と、複数のデータ線6aに所定電圧レベルのプリチャージ信号NRSを画像信号S1、S2、…Snの供給に先行して夫々供給するプリチャージ回路201と、画像信号S1、S2、…Snをサンプリングして複数のデータ線6aに夫々供給するサンプリング回路301とを備える。

【0115】走査線駆動回路104は、外部制御回路から供給される電源、基準クロックCLY及びその反転クロック等に基づいて、所定タイミングで走査線300aに走査信号G1、G2、…、Gmをパルス的に線順次で印加する。

【0116】データ線駆動回路101は、外部制御回路から供給される電源、基準クロックCLX及びその反転クロック等に基づいて、走査線駆動回路104が走査信号G1、G2、…、Gmを印加するタイミングに合わせて、データ線35に画像信号を供給する。

【0117】プリチャージ回路201は、スイッチング素子として、例えばTFT202を各データ線6a毎に備えており、プリチャージ信号線204がTFT202のドレイン又はソース電極に接続されており、プリチャージ回路駆動信号線206がTFT202のゲート電極に接続されている。そして、動作時には、プリチャージ信号線204を介して、外部電源からプリチャージ信号

NRSを書き込むために必要な所定電圧の電源が供給され、プリチャージ回路駆動信号線206を介して、各データ線6aについて画像信号S1、S2、…、Snに先行するタイミングでプリチャージ信号NRSを書き込むように、外部制御回路からプリチャージ回路駆動信号NRGが供給される。プリチャージ回路201は、好ましくは中間階調レベルの画像信号S1、S2、…、Snに相当するプリチャージ信号NRS（画像補助信号）を供給する。

【0118】サンプリング回路301は、TFT302を各データ線6a毎に備えており、画像信号線304がTFT302のソース電極に接続されており、サンプリング回路駆動信号線306がTFT302のゲート電極に接続されている。そして、画像信号線304を介して、画像信号S1、S2、…、Snが入力されると、これらをサンプリングする。即ち、サンプリング回路駆動信号線306を介してデータ線駆動回路101からサンプリング回路駆動信号SH1、SH2、…、SHnが入力されると、画像信号線304に供給される画像信号S1、S2、…、Snをデータ線6aに順次印加する。

【0119】このように本実施の形態では、データ線6aを一本毎に選択するように構成されているが、上述したようにデータ線6aを複数本毎にグループ毎に供給するようにしても良い。

【0120】ここで、本実施の形態の液晶装置において行われるプリチャージについて図14を参照して説明を加える。

【0121】図14に示すように、データ線駆動回路101が有するシフトレジスタには、一画素当りの選択時間t1（ドット周波数）を規定するクロック信号（CLX）が水平走査の基準として入力されるが、転送スタート信号（DX）が入力されると、このシフトレジスタから転送信号X1、X2、…が順次供給される。各水平走査期間において、このような転送スタート信号（DX）の入力に先行するタイミングで、プリチャージ回路駆動信号（NRG）がプリチャージ回路201に供給される。より具体的には、垂直走査の基準とされるクロック信号（CLY）がハイレベルとなると共に画像信号（VID）が信号の電圧中心値（VID中心）を基準として極性反転した後、この極性反転からプリチャージをするまでのマージンである時間t3経過後に、プリチャージ回路駆動信号（NRG）は、ハイレベルとされる。他方、プリチャージ信号（NRS）は、画像信号（VID）の反転に対応して、水平帰線期間で画像信号（VID）と同極性の所定レベルとされる。従って、プリチャージ回路駆動信号（NRG）がハイレベルとされる時間t2において、プリチャージが行われる。そして、水平帰線期間が終了して有効表示期間が始まる時点よりも時間t4だけ前に、即ち、プリチャージが終了してから画像信号（VID）が書き込まれるまでのマージンを時間

t 4として、プリチャージ回路駆動信号 (NRG) は、ローレベルとされる。以上のように、プリチャージ回路 201 は、各水平帰線期間において、プリチャージ信号 (NRS) を画像信号の供給に先行して複数のデータ線 6a に供給する。

【0122】本実施形態及び変形例は、上述のように第 1 遮光膜 11c (11c'、11c''、11e) により走査線 300a の抵抗及び時定数が小さくされているため、このようにプリチャージを行って駆動周波数を高める場合に特に有利である。

【0123】即ち、図 14 において、水平帰線期間内にプリチャージを行っているが、前段の走査線 300a により画素スイッチング用 TFT のゲートに印加される電圧は、時間 t 3 内でオフ電位に安定する必要がある。即ち、第 n 段目の走査線に係るプリチャージは、第 n-1 段目の走査線により第 n-1 段目のゲートがオフされてから行われる必要がある。従って、時間 t 3 が長くなるように各信号のタイミングを設定すれば、走査線 300a の時定数が大きくても良いようにも考えられる。しかしながら、この時間 t 3 を長くすると、今度は、時間 t 5、t 2、t 4 を短くする必要性が生じる。ここで、前述したデータ線 6a と容量線 3b との容量カップリングによる容量線 3b の電位の揺れは、時間 t 5 内で安定に向かう。従って、時間 t 5 を余り短くすると、容量線 3b の電位の揺れにより図 29 を用いて説明したような横クロストーク等が発生してしまう。また、時間 t 2 を短くしたのは、プリチャージの能力が低下してしまうか或いは電荷供給能力の高いプリチャージ回路が必要となってしまう。更に又、時間 t 4 を短くしたのは、プリチャージ信号と画像信号とが同時にデータ線 6a に印加されかねない。従って、プリチャージを良好に行うためには、前段の走査線 300a の電位がオフ電位に安定する時間 t 3 を安易に長くすることは出来ない。しかるに、本実施の形態によれば、第 1 遮光膜 11c により走査線 300a の抵抗を大幅に下げると共に時定数を大幅に下げるので、前段の走査線 300a の電位がオフ電位に安定する時間も大幅に短縮される。このため、第 n-1 段目のゲートがオフされる前に第 n 段目のプリチャージが行われることや、第 n-1 段目の画像信号の電位に第 n 段目の走査線 300a におけるプリチャージの電位が引かれることはなくなる。これらの結果、液晶装置の駆動周波数を高めてプリチャージを行っても、前述の如き縦クロストーク (図 28 参照) は低減され、高品位の画像表示が行える。

【0124】(液晶装置の製造プロセス) 次に以上のような構成を持つ液晶装置の製造プロセスとして、第 1 変形例を例として図 15 から図 18 及び図 19 から図 22 を参照して説明する。

【0125】尚、図 15 から図 18 は、液晶装置用基板の図 9 の D-D' 断面に対応させて示す工程図であり、

図 19 から図 22 は、液晶装置用基板の図 9 の E-E' 断面に対応させて示す工程図である。

【0126】また、前述した液晶装置の第 1 実施形態から第 4 実施形態の製造プロセスは、第 1 変形例における製造プロセスと比べて、工程 (13) のコンタクトホール 13 を開孔しない点 (図 15 参照) 及び容量線 3b の下に遮光膜を設けない点で異なり、他の工程については同じであるため、その説明は省略する。

【0127】図 15 及び図 19 の工程の (1) に夫々示すように、石英基板、ハードガラス等の液晶装置用基板 10 を N<sub>2</sub> (窒素) 等の不活性ガス雰囲気中かつ約 900 ~ 1300℃ の高温でアニール処理し、後に実施される高温プロセスにおける液晶装置用基板 10 に生じる歪みが少なくなるように前処理しておく。即ち、製造プロセスにおける最高温で高温処理される温度に合わせて、事前に液晶装置用基板 10 を同じ温度かそれ以上の温度で熱処理しておく。

【0128】このように処理された液晶装置用基板 10 の全面に、Ti、Cr、W、Ta、Mo 及び Pd 等の金属や金属シリサイド等の金属合金膜を、スパッタにより、1000 ~ 5000 オングストローム程度の層厚、好ましくは約 2000 オングストロームの層厚の遮光膜 11 を形成する。

【0129】続いて、図 15 及び図 19 の工程の (2) に夫々示すように、該形成された遮光膜 11 上をパターニングすることにより、第 1 遮光膜 11c 及び第 2 遮光膜 11a'' を形成する。

【0130】次に図 15 及び図 19 の工程 (3) に夫々示すように、第 1 遮光膜 11c 及び第 2 遮光膜 11a'' の上に、NSG、PSG、BSG、BPSG などのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる第 1 層間絶縁膜 12 を形成する。この第 1 層間絶縁膜 12 の層厚は、例えば、約 5000 ~ 20000 オングストロームとする。

【0131】次に図 15 及び図 19 の工程 (4) に夫々示すように、第 1 層間絶縁膜 12 の上に、約 450 ~ 550℃、好ましくは約 500℃ の比較的低温環境中で、流量約 400 ~ 600 cc/min のモノシランガス、ジシランガス等を用いた減圧 CVD (例えば、圧力約 20 ~ 40 Pa の CVD) により、アモルファスシリコン膜を形成する。その後、窒素雰囲気中で、約 600 ~ 700℃ にて約 1 ~ 10 時間、好ましくは、4 ~ 6 時間のアニール処理を施することにより、ポリシリコン膜 I を約 500 ~ 2000 オングストロームの厚さ、好ましくは約 1000 オングストロームの厚さとなるまで固相成長させる。

【0132】この際、図 10 に示した画素スイッチング用 TFT 30 として、アモルファスシリコン膜を経ないで、減圧 CVD 法等によりポリシリコン膜 I を直接形成しても良い。或いは、減圧 CVD 法等により堆積したポ



リシリコン膜にシリコンイオンを打ち込んで一旦非晶質化（アモルファス化）し、その後アニール処理等により再結晶化させてポリシリコン膜 1 を形成しても良い。

【0133】次に図 15 及び図 19 の工程（5）に夫々示すように、図 7 に示した如き所定パターンのチャンネル領域 1 a' を含む半導体層 1 a を形成する。即ち、特にデータ線 6 a 下で容量線 3 b が形成される領域及びゲート電極 3 a に沿って容量線 3 b が形成される領域には、画素スイッチング用 TFT 30 を構成する半導体層 1 a から延設された第 1 蓄積容量電極（半導体層）1 f を形成する。

【0134】次に図 15 及び図 19 の工程（6）に夫々示すように、画素スイッチング用 TFT 30 を構成する半導体層 1 a と共に第 1 蓄積容量電極 1 f を約 900～1300℃の温度、好ましくは約 1000℃の温度により熱酸化することにより、約 300 オングストロームの比較的薄い厚さの熱酸化シリコン膜を形成し、更に減圧 CVD 法等により高温酸化シリコン膜（HTO 膜）や窒化シリコン膜を約 500 オングストロームの比較的薄い厚さに堆積し、多層構造を持つ画素スイッチング用 TFT 30 のゲート絶縁膜 2 と共に容量形成用の絶縁膜 2 を形成する。この結果、第 1 蓄積容量電極 1 f の厚さは、約 300～1500 オングストロームの厚さ、好ましくは約 350～500 オングストロームの厚さとなり、ゲート絶縁膜 2 の厚さは、約 200～1500 オングストロームの厚さ、好ましくは約 300～1000 オングストロームの厚さとなる。

【0135】尚、図 15 の工程（6）において特に限定されないが、第 1 蓄積容量電極 1 f となる半導体層部分に、例えば、リン（P）イオンをドーズ量約  $3 \times 10^{12} / \text{cm}^2$  でドーピングして、低抵抗化させてもよい。

【0136】次に、図 15 及び図 19 の工程（7）に夫々示すように、第 1 層間絶縁膜 12 に第 2 遮光配線 11 a に至るコンタクトホール 13 及び第 1 遮光膜 11 c に至るコンタクトホール 18 を形成する。この際、反応性エッチング、反応性イオンビームエッチングのような異方性エッチングにより、コンタクトホール 13 及び 18 等を開孔した方が、開孔形状をマスク形状とほぼ同じにできるという利点がある。但し、ドライエッチングとウエットエッチングとを組み合わせると開孔すれば、これらのコンタクトホール 13 及び 18 等をテーパ状にできるので、配線接続時の断線を防止できるという利点が得られる。

【0137】次に図 15 及び図 19 の工程（8）に夫々示すように、ポリシリコン層 3 を堆積した後、リン

（P）を熱拡散し、ポリシリコン膜 3 を導電化する。又は、P イオンをポリシリコン膜 3 の成膜と同時に導入したドーピングシリコン膜を用いてもよい。

【0138】次に、図 16 及び図 20 の工程（9）に夫々示すように、図 9 に示した如き所定パターンのゲート

電極 3 a と共に容量線 3 b を形成する。これらのゲート電極 3 a 及び容量線 3 b の膜厚は夫々、例えば、約 3500 オングストロームとされる。

【0139】次に図 16 及び図 20 の工程（10）に夫々示すように、図 11 に示した画素スイッチング用 TFT 30 を LDD 構造を持つ n チャンネル型の TFT とする場合、半導体層 1 a に、先ず低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c を形成するために、ゲート電極 3 a を拡散マスクとして、P（リン）などの V 族元素のドーパント 60 を低濃度で（例えば、P イオンを  $1 \sim 3 \times 10^{13} / \text{cm}^2$  のドーズ量にて）ドーピングする。これによりゲート電極 3 a 下の半導体層 1 a はチャンネル領域 1 a' となる。この不純物のドーピングにより容量線 3 b 及びゲート電極 3 a も低抵抗化される。

【0140】続いて、図 16 及び図 20 の工程（11）に夫々示すように、画素スイッチング用 TFT 30 を構成する高濃度ソース領域 1 b 及び高濃度ドレイン領域 1 c を形成するために、ゲート電極 3 a よりも幅の広いマスクでレジスト層 62 をゲート電極 3 a 上に形成した後、同じく P などの V 族元素のドーパント 61 を高濃度で（例えば、P イオンを  $1 \sim 3 \times 10^{15} / \text{cm}^2$  のドーズ量にて）ドーピングする。尚、例えば、低濃度のドーピングを行わずに、オフセット構造の TFT としてもよく、ゲート電極 3 a をマスクとして、P イオン等を用いたイオン注入技術によりセルフアライン型の TFT としてもよい。

【0141】不純物のドーピングにより容量線 3 b 及びゲート電極 3 a も更に低抵抗化される。

【0142】また、工程（10）及び工程（11）を再度繰り返し、B（ボロン）イオンなどの III 族元素のドーパントを行うことにより、p チャンネル型 TFT を形成することができる。これにより、n チャンネル型 TFT 及び p チャンネル型 TFT から構成される相補型構造を持つデータ線駆動回路 101 及び走査線駆動回路 104 を液晶装置用基板 10 上の周辺部に形成することが可能となる。このように、本実施の形態においては、画素スイッチング用 TFT 30 の半導体層をポリシリコンで形成するので、画素スイッチング用 TFT 30 の形成時にほぼ同一工程で、データ線駆動回路 101 及び走査線駆動回路 104 を形成することができ、製造上有利である。

【0143】次に図 16 及び図 20 の工程（12）に夫々示すように、画素スイッチング用 TFT 30 におけるゲート電極 3 a と共に容量線 3 b 及びゲート電極 3 a を覆うように、NSG、PSG、BSG、BPSG などのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる第 2 層間絶縁膜 4 を形成する。第 2 層間絶縁膜 4 の層厚は、約 5000～15000 オングストロームが好ましい。

【0144】次に図 16 の工程（13）に夫々示すように、高濃度ソース領域 1 d 及び高濃度ドレイン領域 1 e

を活性化するために約 1000℃ のアニール処理を 20 分程度行った後、データ線 31 に対するコンタクトホール 5 を形成する。また、ゲート電極 3a や容量線 3b を図示しない配線と接続するためのコンタクトホールも、コンタクトホール 5 と同一の工程により第 2 層間絶縁膜 4 に開孔する。

【0145】次に図 17 及び図 21 の工程 (14) に夫々示すように、第 2 層間絶縁膜 4 の上に、遮光性の Al 等の低抵抗金属や金属シリサイド等を金属膜 6 として、約 1000~5000 オングストロームの厚さ、好ましくは約 3000 オングストロームに堆積し、更に図 16 及び図 20 の工程 (15) に夫々示すように、データ線 6a を形成する。

【0146】次に図 17 及び図 21 の工程 (16) に夫々示すように、データ線 6a (ソース電極) 上を覆うように、例えば、NSG、PSG、BSG、BPSG などのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる第 3 層間絶縁膜 7 を形成する。第 3 層間絶縁膜 7 の層厚は、約 5000~15000 オングストロームが好ましい。

【0147】次に図 18 の工程 (17) に示すように、画素スイッチング用 TFT 30 において、画素電極 9a と高濃度ドレイン領域 1e とを電気的接続するためのコンタクトホール 8 を形成する。

【0148】次に図 17 及び図 21 の工程 (18) に夫々示すように、第 3 層間絶縁膜 7 の上に、ITO 膜等の透明導電性薄膜 9 を、約 500~2000 オングストロームの厚さに堆積し、更に図 16 及び図 20 の工程 (19) に夫々示すように、画素電極 9a を形成する。尚、当該液晶装置を反射型の液晶装置に用いる場合には、Al 等の反射率の高い不透明な材料から画素電極 9a を形成してもよい。

【0149】続いて、画素電極 9a の上にポリイミド系の配向膜の塗布液を塗布した後、ラビング処理を施すこと等により、配向膜 16 (図 10 参照) が形成される。

【0150】他方、図 10 に示した対向基板 20 については、ガラス基板等が先ず用意され、画素毎に形成された第 3 遮光膜 23、及び後述のように画像表示領域と該画像表示領域外とを仕切るための周辺見切りとしての第 4 遮光膜 (図 22 及び図 23 参照) が、例えば金属クロムをスパッタした後、パターニングされる。尚、第 3 遮光膜 23 及び第 4 遮光膜 53 は、Cr、Ni、Al などの金属材料の他、カーボンや Ti をフォトレジストに分散した樹脂ブラックなどの材料から形成してもよい。

【0151】その後、対向基板 20 の全面に ITO 等の透明導電性薄膜を、約 500~2000 オングストロームの厚さに堆積することにより、対向電極 21 を形成する。更に、対向電極 21 上に配向膜 22 (図 10 参照) が形成される。

【0152】最後に、上述のように各層が形成された液

晶装置用基板 10 と対向基板 20 とは、配向膜 16 及び 22 (図 10 参照) が対面するようにシール材により貼り合わされ、真空吸引等により、両基板間の空間に、例えば複数種類のネマティック液晶を混合してなる液晶が吸引されて、所定層厚の液晶層 50 が形成される。

【0153】以上により、図 9 に示した液晶装置の第 1 変形例が製造される。

【0154】(液晶装置の全体構成) 以上のように構成された液晶装置の各実施の形態の全体構成を図 23 及び図 24 を参照して説明する。尚、図 23 は、液晶装置用基板 10 をその上に形成された各構成要素と共に対向基板 20 の側から見た平面図であり、図 24 は、対向基板 20 を含めて示す図 23 の H-H' 断面図である。

【0155】図 23 において、液晶装置用基板 10 の上には、シール材 52 がその縁に沿って設けられており、その内側に並行して、前述のように周辺見切りとしての、例えば第 3 遮光膜 23 と同じ或いは異なる材料から成る遮光性の第 4 遮光膜 53 が設けられている。シール材 52 の外側の領域には、データ線駆動回路 101 及び実装端子 102 が液晶装置用基板 10 の一辺に沿って設けられており、走査線駆動回路 104 が、この一辺に隣接する 2 辺に沿って設けられている。ゲート電極 3a に供給される走査信号遅延が問題にならないのならば、走査線駆動回路 104 は片側だけでも良いことは言うまでもない。また、データ線駆動回路 101 を画像表示領域の辺に沿って両側に配列してもよい。例えば奇数列のデータ線 6a は画像表示領域の一方の辺に沿って配設されたデータ線駆動回路から画像信号を供給し、偶数列のデータ線は前記画像表示領域の反対側の辺に沿って配設されたデータ線駆動回路から画像信号を供給するようにしてもよい。この様にデータ線 6a を櫛歯状に駆動するようにすれば、データ線駆動回路の占有面積を拡張することができるため、複雑な回路を構成することが可能となる。更に液晶装置用基板 10 の残る一辺には、画像表示領域の両側に設けられた走査線駆動回路 104 間をつなぐための複数の配線 105 が設けられている。また、対向基板 20 のコーナー部の少なくとも 1 箇所においては、液晶装置用基板 10 と対向基板 20 との間で電気的導通をとるための導通材 106 が設けられている。そして、図 24 に示すように、図 23 に示したシール材 52 とほぼ同じ輪郭を持つ対向基板 20 が当該シール材 52 により液晶装置用基板 10 に固着されている。

【0156】以上説明した各実施の形態における液晶装置は、カラー液晶プロジェクトに適用されるため、3 枚の液晶装置が RGB 用のライトバルブとして各々用いられ、各パネルには各々 RGB 色分解用のダイクロイックミラーを介して分解された各色の光が投射光として各々入射されることになる。従って、各実施の形態では、対向基板 20 に、カラーフィルタは設けられていない。しかしながら、第 3 遮光膜 23 の形成されていない画素電

極 9 a に対向する所定領域に RGB のカラーフィルタをその保護膜と共に、対向基板 20 上に形成してもよい。このようにすれば、液晶プロジェクタ以外の直視型や反射型のカラー液晶テレビなどのカラー液晶装置に各実施の形態における液晶装置を適用できる。更に、対向基板 20 上に 1 画素 1 個対応するようにマイクロレンズを形成してもよい。このようにすれば、入射光の集光効率を向上することで、明るい液晶装置が実現できる。更にまた、対向基板 20 上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB 色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー液晶装置が実現できる。

【0157】以上説明した各実施の形態における液晶装置では、従来と同様に入射光を対向基板 20 の側から入射することとしたが、画素スイッチング TFT の下側に遮光膜を設けているので、液晶装置用基板 10 の側から入射光を入射し、対向基板 20 の側から出射するようにしても良い。即ち、このように液晶装置を液晶プロジェクタに取り付けても、半導体層 1 a のチャネル領域 1 a' 及び LDD 領域 1 b、1 c に光が入射することを防ぐことが出来、高画質の画像を表示することが可能である。ここで、従来は、液晶装置用基板 10 の裏面側での反射を防止するために、反射防止用の AR 被膜された偏光板を別途配置したり、AR フィルムを貼り付ける必要があった。しかし、各実施の形態では、液晶装置用基板 10 の表面と半導体層 1 a の少なくともチャネル領域 1 a' 及び LDD 領域 1 b、1 c との間に遮光膜が形成されているため、このような AR 被膜された偏光板や AR フィルムを用いたり、液晶装置用基板 10 そのものを AR 処理した基板を使用する必要がなくなる。従って、各実施の形態によれば、材料コストを削減でき、また偏光板貼り付け時に、ごみ、傷等により、歩留まりを落とすことがなく大変有利である。また、耐光性が優れているため、明るい光源を使用したり、偏光ビームスプリッタにより偏光変換して、光利用効率を向上させても、光によるクロストーク等の画質劣化を生じない。

【0158】(電子機器)次に、以上詳細に説明した各実施の形態における液晶装置を備えた電子機器実施形態について図 25 から図 27 を参照して説明する。

【0159】先ず図 25 に、上述の各実施の形態における液晶装置に等しく構成された液晶装置 100 を備えた電子機器の概略構成を示す。

【0160】図 25 において、電子機器は、表示情報出力源 1000、表示情報処理回路 1002、駆動回路 1004、液晶装置 100、クロック発生回路 1008 並びに電源回路 1010 を備えて構成されている。表示情報出力源 1000 は、ROM (Read Only Memory)、RAM (Random Access Memory)、光ディスク装置などのメモリ、画像信号を同調して出力する同調回路等を含

み、クロック発生回路 1008 からのクロック信号に基づいて、所定フォーマットの画像信号などの表示情報を表示情報処理回路 1002 に出力する。表示情報処理回路 1002 は、増幅・極性反転回路、相展開回路、ローテーション回路、ガンマ補正回路、クランプ回路等の周知の各種処理回路を含んで構成されており、クロック信号に基づいて入力された表示情報からデジタル信号を順次生成し、クロック信号 CLK と共に駆動回路 1004 に出力する。駆動回路 1004 は、液晶装置 100 を駆動する。電源回路 1010 は、上述の各回路に所定電源を供給する。尚、液晶装置 100 を構成する液晶装置用基板の上に、駆動回路 1004 を搭載してもよく、これに加えて表示情報処理回路 1002 を搭載してもよい。

【0161】次に図 26 及び図 27 に、このように構成された電子機器の具体例を各々示す。

【0162】図 26 において、電子機器の一例たる液晶プロジェクタ 1100 は、上述した駆動回路 1004 が液晶装置用基板上に搭載された液晶装置 100 を含む液晶モジュールを 3 個用意し、各々 RGB 用のライトバルブ 100R、100G 及び 100B として用いたプロジェクタとして構成されている。液晶プロジェクタ 1100 では、メタルハライドランプ等の白色光源のランプユニット 1102 から投射光が発せられると、3 枚のミラー 1106 及び 2 枚のダイクロイックミラー 1108 によって、RGB の 3 原色に対応する光成分 R、G、B に分けられ、各色に対応するライトバルブ 100R、100G 及び 100B に各々導かれる。この際特に B 光は、長い光路による光損失を防ぐために、入射レンズ 1122、リレーレンズ 1123 及び出射レンズ 1124 からなるリレーレンズ系 1121 を介して導かれる。そして、ライトバルブ 100R、100G 及び 100B により各々変調された 3 原色に対応する光成分は、ダイクロイックプリズム 1112 により再度合成された後、投射レンズ 1114 を介してスクリーン 1120 にカラー画像として投射される。

【0163】本実施の形態では特に、遮光膜が TFT の下側にも設けられているため、当該液晶装置 100 からの投射光に基づく液晶プロジェクタ内の投射光学系による反射光、投射光が通過する際の液晶装置用基板の表面からの反射光、他の液晶装置から出射した後にダイクロイックプリズム 1112 を突き抜けてくる投射光の一部等が、戻り光として液晶装置用基板の側から入射しても、画素電極のスイッチング用の TFT 等のチャネル領域に対する遮光を十分に行うことができる。このため、小型化に適したプリズムを投射光学系に用いても、各液晶装置の液晶装置用基板とプリズムとの間において、戻り光防止用の AR (Anti-Reflection) フィルムを貼り付けたり、偏光板に AR 被膜処理を施したりすることが不要となるので、構成を小型且つ簡易化する上で大変有利である。

【0164】さらに、本実施形態は、遮光膜によりチャネル領域への戻り光を防ぐことができるため、液晶装置に戻り光防止処理を施した偏光板を直接貼りつけず、偏光板を液晶装置から離して形成するようにしてもよい。より具体的には、一方の偏光板（図示せず）をダイクロイックプリズム 1112 に貼り付けることが可能である。このように、偏光板をプリズムユニットに貼り付けることにより、偏光板の熱は、プリズムユニットあるいはレンズで吸収されるため、液晶装置の温度上昇を防ぐことができる。また、このような構成の場合、液晶装置と偏光板との間を離して形成することができるため、液晶装置と偏光板との間には空気層ができる。そこでプリズムユニットの上側あるいは下側の一方に冷却手段（図示せず）を設け、冷却手段から液晶装置と偏光手段との間に冷風等の送風を送り込むことにより、液晶装置の温度上昇をさらに防ぐことができ、液晶装置の温度上昇による誤動作を防ぐことができる。

【0165】図 27 において、電子機器の他の例たるマルチメディア対応のラップトップ型のパーソナルコンピュータ（PC）1200 は、上述した液晶装置 100 が

【0166】以上図 26 及び図 27 を参照して説明した電子機器の他にも、液晶テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、カーナビゲーション装置、電子手帳、電卓、ワードプロセッサ、エンジニアリング・ワークステーション（EWS）、携帯電話、テレビ電話、POS 端末、タッチパネルを備えた装置等などが図 25 に示した電子機器の例として挙げられる。

【0167】以上説明したように、本実施の形態によれば、信頼性が高く、縦クロストーク（図 28 参照）、横クロストークやゴースト等（図 29 参照）の表示劣化が低減されており且つ戻り光等に対する遮光性能に優れた液晶装置により高品位の画像表示が可能な各種の電子機器を実現できる。

#### 【図面の簡単な説明】

【図 1】第 1 実施形態における画像形成領域を構成するマトリクス状の複数の画素に設けられた各種素子、配線等の等価回路である。

【図 2】第 1 実施形態の相隣接する複数の画素群の平面図である。

【図 3】図 2 の A-A' 断面図である。

【図 4】図 2 の B-B' 断面図である。

【図 5】第 2 実施形態の相隣接する複数の画素群の平面図である。

【図 6】図 5 の C-C' 断面図である。

【図 7】第 3 実施形態の相隣接する複数の画素群の平面図である。

【図 8】第 4 実施形態の相隣接する複数の画素群の平面図である。

【図 9】第 1 実施形態の第 1 変形例における相隣接する複数の画素群の平面図である。

【図 10】図 9 の D-D' 断面図である。

【図 11】第 2 実施形態の第 2 変形例における相隣接する複数の画素群の平面図である。

【図 12】第 5 実施形態の相隣接する複数の画素群の平面図である。

10 【図 13】液晶装置の実施形態における液晶装置用基板上の周辺回路を示すブロック図である。

【図 14】プリチャージに係わる各種信号のタイミングチャートである。

【図 15】液晶装置の第 1 実施形態の第 1 変形例の製造プロセスを図 9 の D-D' 断面部分について順を追って示す工程図（その 1）である。

【図 16】液晶装置の第 1 実施形態の第 1 変形例の製造プロセスを図 9 の D-D' 断面部分について順を追って示す工程図（その 2）である。

20 【図 17】液晶装置の第 1 実施形態の第 1 変形例の製造プロセスを図 9 の D-D' 断面部分について順を追って示す工程図（その 3）である。

【図 18】液晶装置の第 1 実施形態の第 1 変形例の製造プロセスを図 9 の D-D' 断面部分について順を追って示す工程図（その 4）である。

【図 19】液晶装置の第 1 実施形態の第 1 変形例の製造プロセスを図 9 の E-E' 断面部分について順を追って示す工程図（その 1）である。

30 【図 20】液晶装置の第 1 実施形態の第 1 変形例の製造プロセスを図 9 の E-E' 断面部分について順を追って示す工程図（その 2）である。

【図 21】液晶装置の第 1 実施形態の第 1 変形例の製造プロセスを図 9 の E-E' 断面部分について順を追って示す工程図（その 3）である。

【図 22】液晶装置の第 1 実施形態の第 1 変形例の製造プロセスを図 9 の E-E' 断面部分について順を追って示す工程図（その 4）である。

【図 23】液晶装置の各実施の形態における液晶装置用基板をその上に形成された各構成要素と共に対向基板の側から見た平面図である。

【図 24】図 22 の H-H' 断面図である。

【図 25】本発明による電子機器実施形態の概略構成を示すブロック図である。

【図 26】電子機器の一例としての液晶プロジェクタを示す断面図である。

【図 27】電子機器の他の例としてのパーソナルコンピュータを示す正面図である。

【図 28】縦クロストークによる表示劣化を説明するための概念図である。

50 【図 29】横クロストークによる表示劣化を説明するた

めの概念図である。

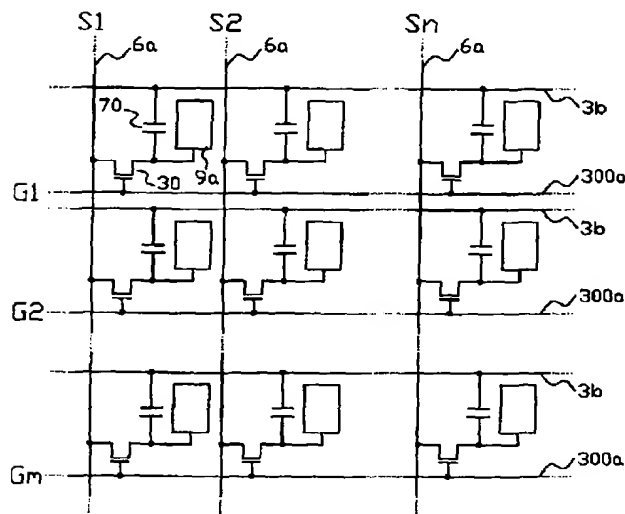
【符号の説明】

- 1 a…半導体層  
 1 a'…チャネル領域  
 1 b…低濃度ソース領域（ソース側LDD領域）  
 1 c…低濃度ドレイン領域（ドレイン側LDD領域）  
 1 d…高濃度ソース領域  
 1 e…高濃度ドレイン領域  
 1 f～1 f''…第1蓄積容量電極  
 2…ゲート絶縁膜  
 3 a…ゲート電極  
 3 b、3 b'…容量線（第2蓄積容量電極）  
 4…第2層間絶縁膜  
 5…コンタクトホール  
 6 a…データ線（ソース電極）  
 6 b…定電位線  
 7…第3層間絶縁膜  
 8～8''…コンタクトホール  
 9 a…画素電極  
 10…液晶装置用基板  
 11 a、11 a'、11 a''、11 a'''、11 d…第2

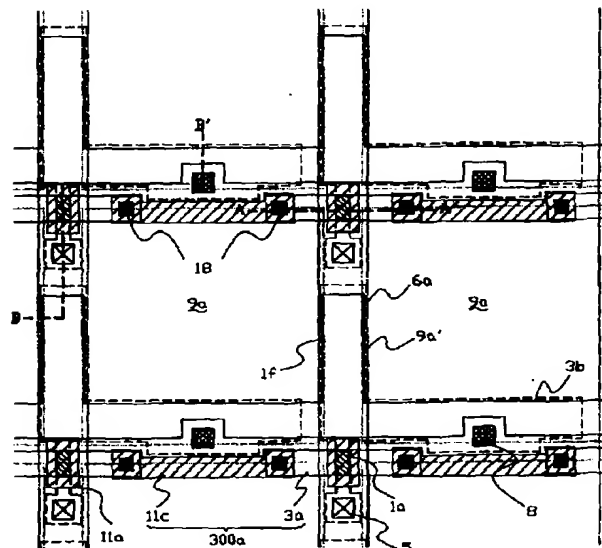
遮光膜

- 11 c、11 c'、11 c''、11 e…第1遮光膜  
 12…第1層間絶縁膜  
 13…コンタクトホール  
 18…コンタクトホール  
 20…対向基板  
 21…対向電極  
 23…第3遮光膜  
 30…TFT  
 50…液晶層  
 52…シール材  
 53…第4遮光膜  
 70…蓄積容量  
 101…データ線駆動回路  
 104…走査線駆動回路  
 201…プリチャージ回路  
 301…サンプリング回路  
 300 a～300 e…走査線  
 501…半導体膜  
 503 a…ゲート電極  
 504…第2蓄積容量電極

【図1】

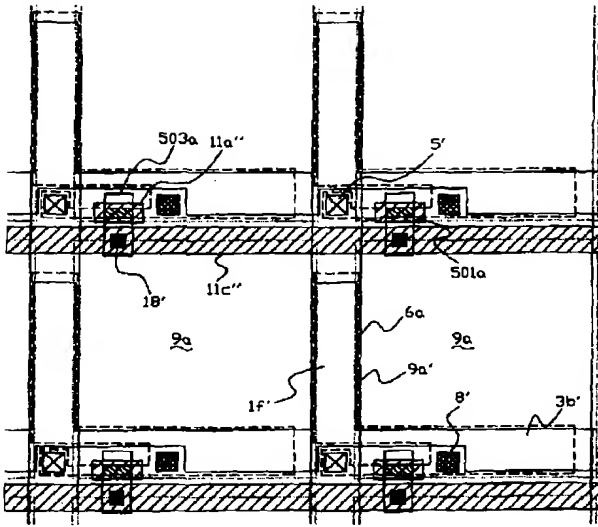


【図2】

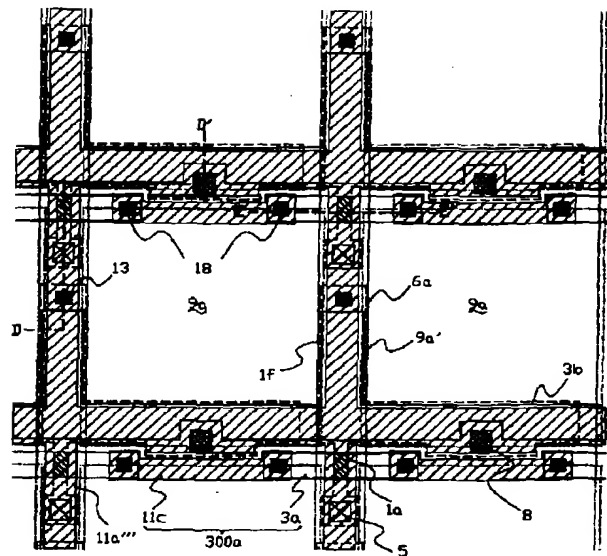




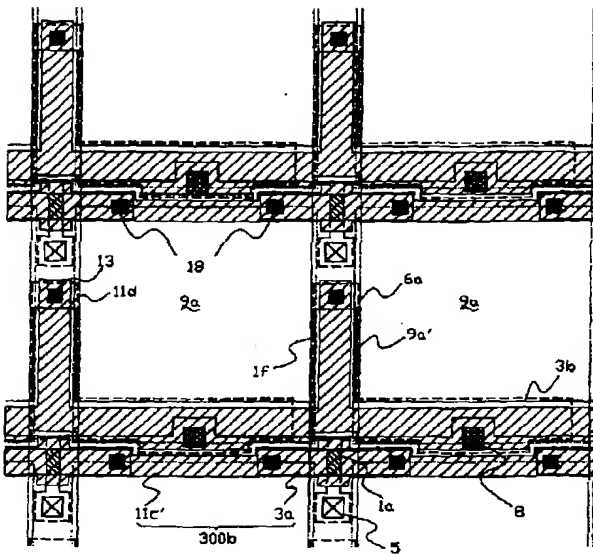
【図 8】



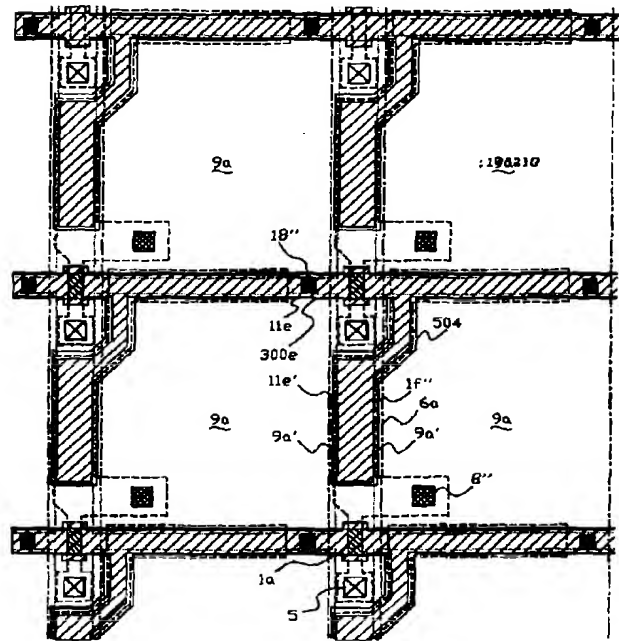
【図 9】



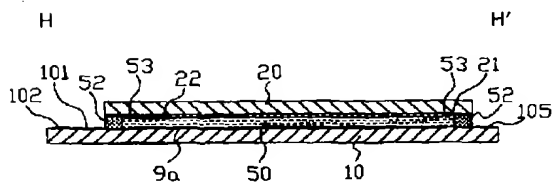
【図 11】



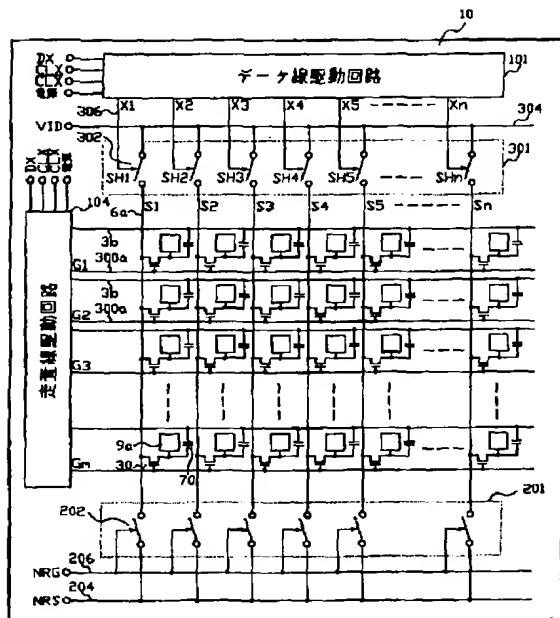
【図 12】



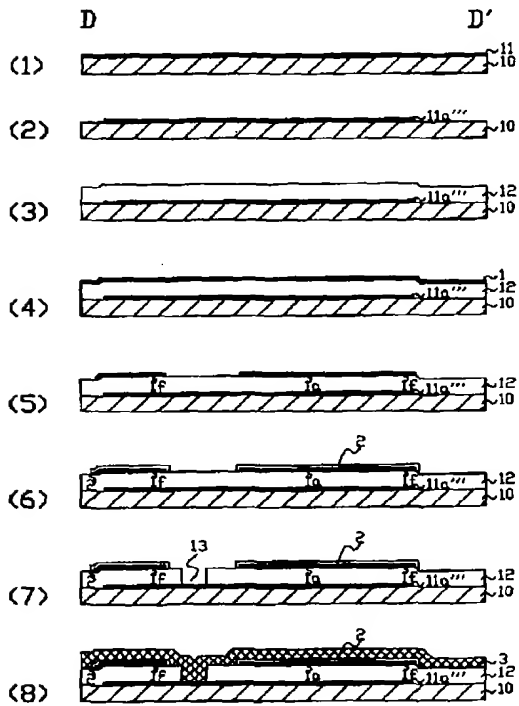
【図 24】



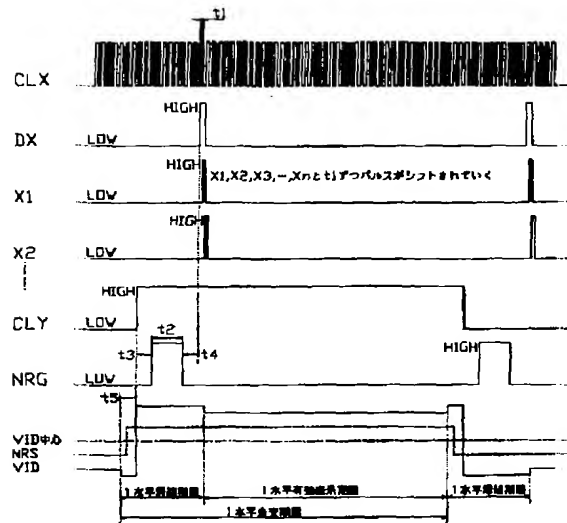
【図 13】



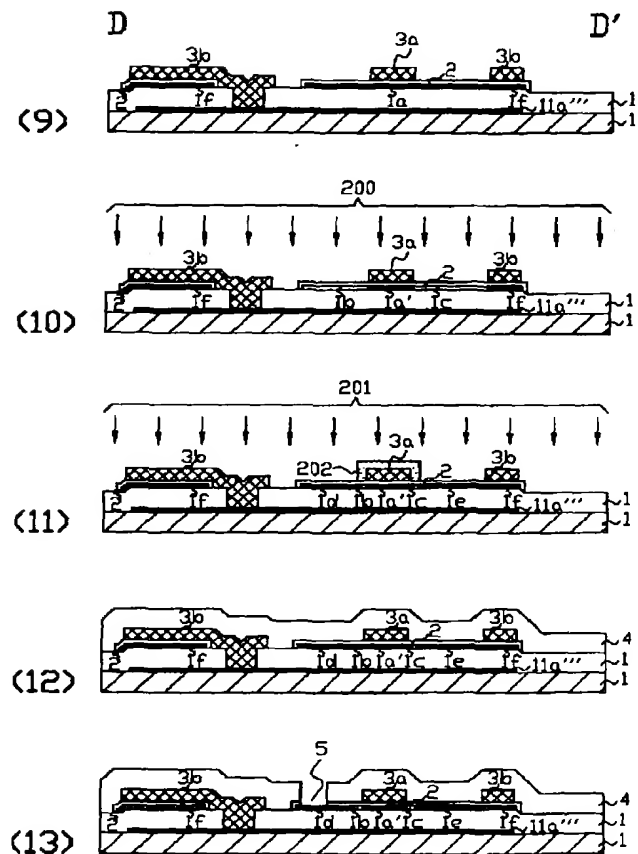
【図 15】



【図 14】

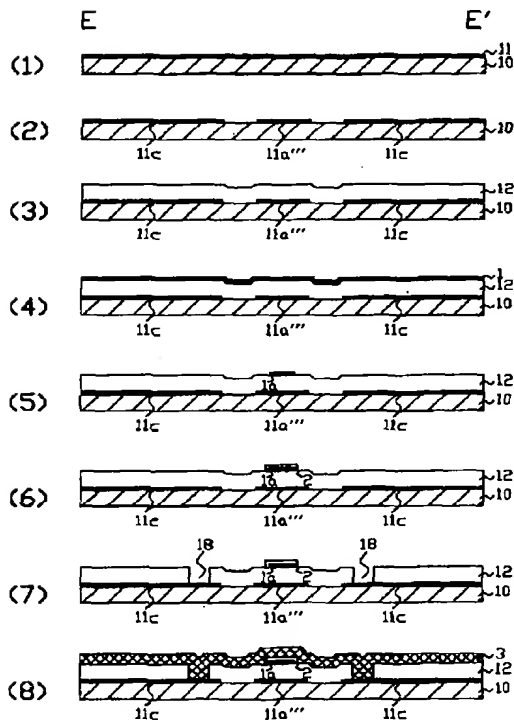
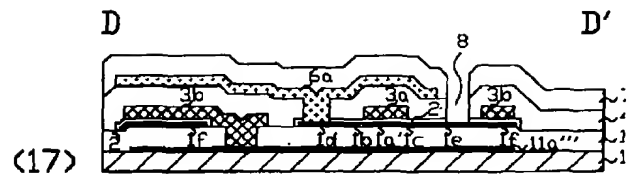
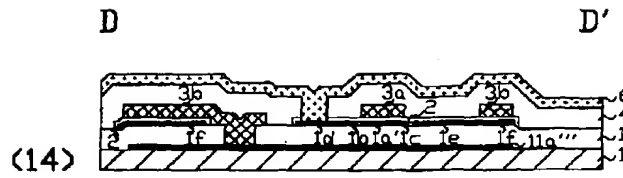


【図 16】

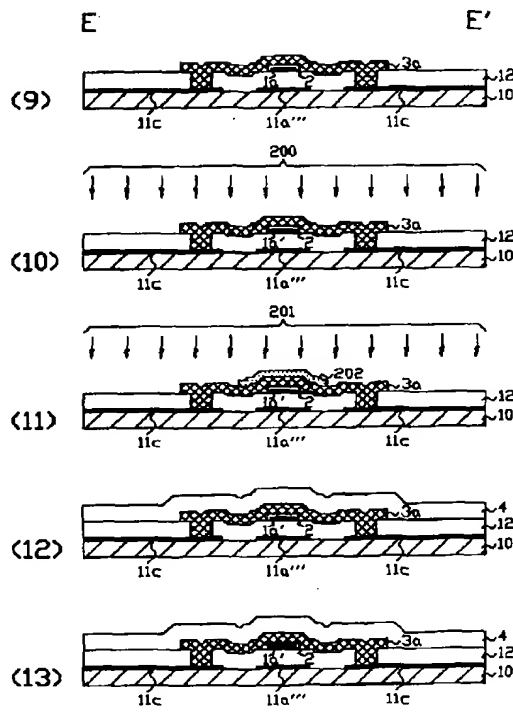




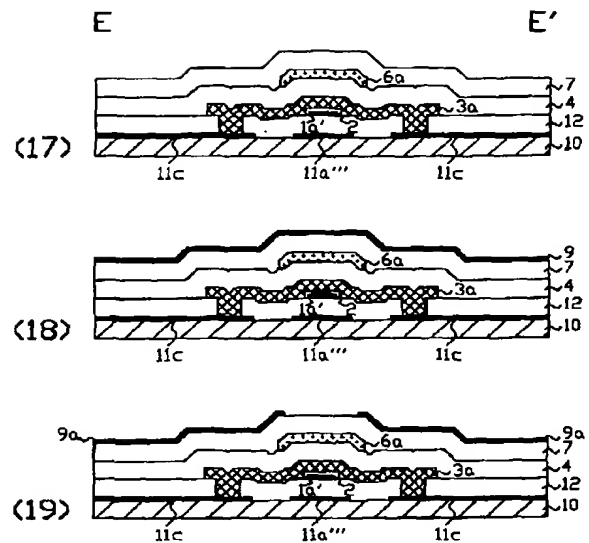
【図 17】



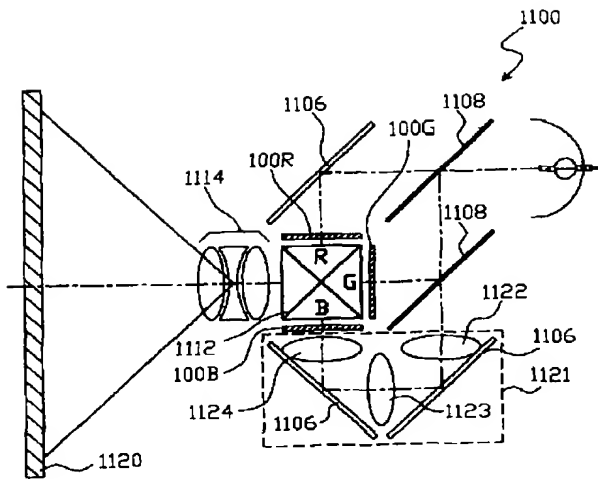
【図 20】



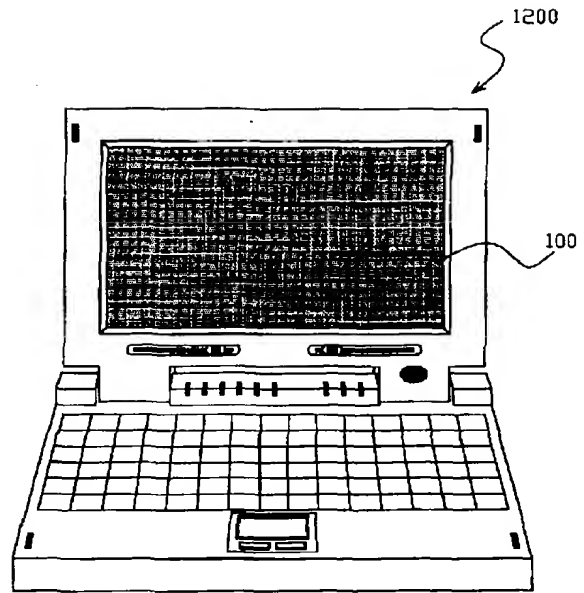
【图 2 2】



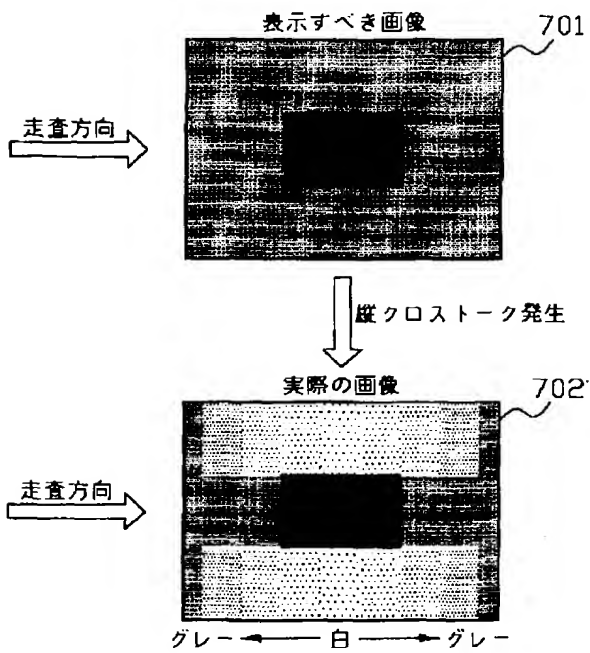
【図26】



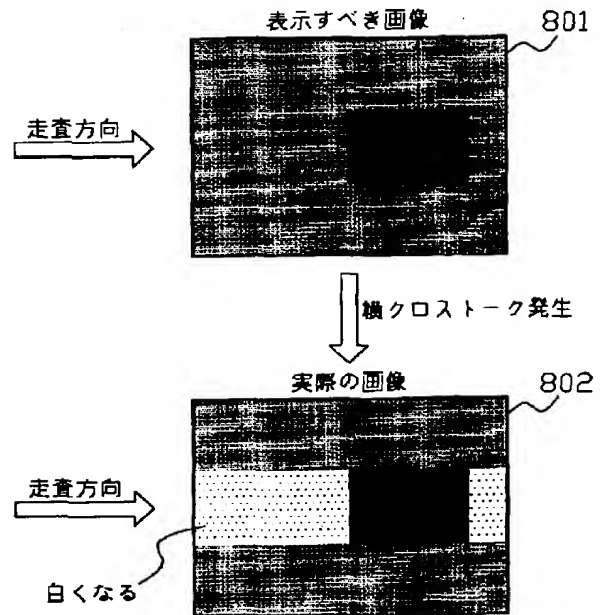
【図27】



【図28】



【図29】



フロントページの続き

Fターム(参考) 2H091 FA34Y FB08 FC02 FC26  
FC29 FD04 FD12 FD23 GA03  
GA11 GA13 HA07 LA12 LA13  
LA18 MA07  
2H092 JA25 JA29 JA33 JA35 JA36  
JA38 JA42 JA43 JA44 JA46  
JB01 JB13 JB23 JB27 JB32  
JB36 JB38 JB53 JB54 JB56  
JB63 JB69 KA04 KA07 KA12  
KA16 KA18 KA22 KB05 KB14  
KB23 KB25 MA05 MA08 MA14  
MA15 MA16 MA18 MA19 MA20  
MA25 MA27 MA31 MA34 MA35  
MA37 MA41 NA01 NA22 NA25  
NA27 NA28 PA06 PA09 QA07  
RA05

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

**DETAILED DESCRIPTION****[Detailed Description of the Invention]****[0001]**

[Field of the Invention] This invention belongs to the technical field of the electronic equipment using the liquid crystal equipment of a active-matrix drive method and this by thin film transistor (TFT is called suitably below) drive, and belongs to the technical field of the electronic equipment using the liquid crystal equipment of a format and this which are especially used for a liquid crystal projector etc. and which prepared the light-shielding film in the TFT bottom.

**[0002]**

[Description of the Prior Art] When this kind of liquid crystal equipment is conventionally used for a liquid crystal projector etc. as a light valve, various kinds of techniques which are explained below for high-definition-izing of a display image are adopted.

[0003] When liquid crystal equipment is used for the 1st as a light valve, generally on both sides of a liquid crystal layer, incidence of the incident light is carried out to the substrate for liquid crystal equipments from the opposite substrate side by which opposite arrangement is carried out. Here, if incident light carries out incidence to the field for channel formation which consisted of the a-Si (amorphous silicon) film and p-Si (polish recon) film of TFT, in this field, a photocurrent will occur according to the photo-electric-conversion effectiveness, and the transistor characteristics of TFT will deteriorate. For this reason, it is common to an opposite substrate that the light-shielding film called a black matrix or a black mask from metallic materials, resin blacks, etc., such as Cr (chromium), is formed in each location which counters TFT, respectively. In addition, this light-shielding film has achieved functions other than the protection from light to the p-Si layer of TFT, such as improvement in contrast, and color mixture prevention of color material, by specifying the opening field (namely, field which incident light penetrates) of each pixel.

[0004] especially, to use a-Si or p-SiTFT of the forward stagger mold which take top gate structure (namely, structure where the gate electrode be prepared on the substrate for liquid crystal equipments at the channel bottom), in this kind of liquid crystal equipment, or a coplanar mold, a part of incident light need to prevent carry out incidence to the channel of TFT from the substrate side for liquid crystal equipments as return light by the incident light study system in a liquid crystal projector here. Similarly, a part of reflected light from the front face of the substrate for liquid crystal equipments at the time of incident light passing and incident light which runs through an incident light study system after carrying out outgoing radiation from other liquid crystal equipments in the case of using it combining two or more liquid crystal equipments for colors further need to protect carrying out incidence to the channel of TFT from the substrate side for liquid crystal equipments as a return light. for this reason, the location (namely, under TFT) which counters at TFT on the substrate for liquid crystal equipments which consists of a quartz substrate etc. as indicated by JP,9-127497,A, JP,3-52611,B, JP,3-125123,A, JP,8-171101,A, etc. -- for example, the technique which forms a light-shielding film from an opaque refractory metal is adopted.

[0005] The technique which adds storage capacitance to a pixel electrode is adopted so that only sufficient time amount can impress liquid crystal driver voltage the 2nd, even if duty ratio is

small to the 2nd in order to lengthen time amount by which an electrical potential difference is held at a pixel electrode to the time amount which supplies a picture signal to a pixel electrode by setting TFT to ON (switch-on) by impressing a scan signal to a gate electrode in this kind of liquid crystal equipment namely.

[0006] Here, the method which constitutes a part of capacity line formed along with the scanning line as a storage capacitance electrode of another side is generalized. Or it has also become common to substitute for the scanning line of the preceding paragraph of each scanning line concerned as a capacity line, and to add storage capacitance to the pixel electrode connected to each scanning line through TFT. That is, while installing the semi-conductor film which forms the source which installed the gate dielectric film of TFT of each pixel, and used as a dielectric film, and was connected to the pixel electrode, or a drain field and considering as one storage capacitance electrode, a part of scanning line of the preceding paragraph is installed, and it constitutes as a storage capacitance electrode of another side. In this case, since it is not necessary to wire a capacity line separately, it is advantageous on manufacture and useful also to simplification of an equipment configuration.

[0007] In order to prevent liquid crystal degradation by the flicker prevention and direct-current-voltage impression in the display screen in this kind of liquid crystal equipment, liquid crystal applied voltage is reversed to the 3rd per the frame of a picture signal, or field, or every scanning line and the technique which reverses liquid crystal applied voltage for every data line and every pixel are further adopted as it.

[0008] The method (following and scanning-line reversal drive method) which performs the reversal drive of liquid crystal applied voltage for every data line at least from viewpoints, such as reduction of the poor orientation of the liquid crystal part which met the data line and the scanning line among these reversal drive methods, reservation of the opening field of a picture element part, and an ease of control, is in use.

[0009] In order to mitigate the write-in burden to the data line in the data-line drive circuit which writes a picture signal in the data line to predetermined timing in this kind of liquid crystal equipment, it precedes with a picture signal within a horizontal blanking interval to each data line, and the so-called precharge signal of a predetermined electrical potential difference (for example, electrical potential difference of the picture signal corresponding to halftone level) is impressed, namely, the technique which precharges is also adopted as the 4th.

[0010] In the case of the scanning-line reversal drive method especially mentioned above, since a data-line drive circuit needs to supply the data signal which has the electrical potential difference of reversed polarity for every horizontal scanning, it becomes very important [ this precharge ].

[0011] As explained above, high-definition image display becomes possible by adopting the 1st technique of preparing a light-shielding film also in the TFT bottom, the 2nd technique which adds storage capacitance using a capacity line or the scanning line of the preceding paragraph, the 3rd technique of holding a scanning-line reversal drive method, the 4th technique of performing precharge, etc., using liquid crystal equipment as a light valve of a liquid crystal projector.

[0012]

[Problem(s) to be Solved by the Invention] In liquid crystal equipment, a general request called the improvement in image quality is strong, for this reason although it becomes important to raise the drive frequency of liquid crystal equipment, in order to raise drive frequency so that there may be no trouble in the time-sharing drive in a active-matrix drive method, it is necessary to lower resistance and the time constant of the data line, the scanning line, or a capacity line.

[0013] However, generally in the case of the elevated-temperature process 600 degrees C or more, the scanning line is formed by the conductive polish recon film from the heat-resistant problem. For this reason, if it compares with a metal membrane called the aluminum (aluminum) film even if it forms wiring with the same dimension, as for the polish recon film, resistance will become high several 100 or more times. Therefore, also with small liquid crystal equipment called 2 inches or less of vertical angles, it is impossible to disregard signal delay of the scanning line,

and the time constant of the scanning line may be set to about several 10 microseconds according to this. For this reason, there is a trouble of becoming the fundamental constraint at the time of the comparatively high resistance and the big time constant in the scanning line raising drive frequency. If it is going to cope with it by forming the scanning line from the metal membrane of low resistance as opposed to this trouble, since the scanning line also constitutes the gate electrode of TFT of a pixel and it is exposed to elevated-temperature processes, such as activation annealing in this manufacture process of TFT, stress will occur during manufacture and a crack will go into the semi-conductor film, gate dielectric film, a gate electrode (scanning line), etc. For this reason, utilization of this solution is very difficult. Moreover, since the capacity as a capacity line of the scanning line of the next step will be added to each scanning line when using the scanning line of the preceding paragraph as a capacity line as mentioned above especially, since the time constant of each scanning line becomes larger, it becomes more serious [ this problem ].

[0014] furthermore, in precharging as mentioned above If the time constant of the scanning line becomes large relatively especially to a horizontal blanking interval, in order that the timing which turns OFF TFT in a pixel may be overdue the precharge signal concerning the scanning line of the next step is written in a pixel electrode through TFT which was in the OFF concerned -- or The trouble that a vertical cross talk will occur is more for the precharge which the potential of the precharge signal which starts the potential of a pixel electrode through TFT which was in the OFF concerned at the scanning line of the next step is lengthened, and relates to the scanning line of the next step to become insufficient [ potential ].

[0015] When it is going to display the image 701 with which a part for Kurobe was more specifically drawn by high contrast by making gray (neutral colors) into a background as shown in drawing 28 , The electrical potential difference of the picture signal given to other pixels on the pixel line corresponding to the scanning line of the n-th step (here) The electrical potential difference corresponding to gray, and a partially different electrical potential difference (here) If the picture signal of the electrical potential difference corresponding to black is given, according to the time constant of the scanning line being relatively large in this way Before the gate voltage of the scanning line of the n-1st step is stabilized in the potential at the time of OFF (i.e., before TFT connected to the scanning line of the n-1st step is turned off), the precharge signal concerning the scanning line of the n-th step is impressed. Therefore, since the precharge signal lengthened by the electrical potential difference of the n-th-step black display is impressed to the pixel electrode of the n-1st step, as shown in drawing 28 , in a scanning-line reversal drive (not being a gray display), in the image 702 actually displayed, the pixel of the n-1st step with the pixel bottom by which it was indicated by black will be considered as a white display. On the other hand, before the gate voltage of the scanning line of the n-th step is stabilized in the potential at the time of OFF (i.e., before TFT connected to the scanning line of the n-th step is turned off), the precharge signal concerning the scanning line of the n+1st step is impressed. Therefore, since the precharge signal lengthened by the electrical potential difference of the n-th-step black display is impressed to the pixel electrode of the n+1st step, in a scanning-line reversal drive (not being a gray display), in the image 702 actually displayed, the pixel of the n+1st step with the pixel bottom by which it was indicated by black will be considered as a white display.

[0016] As mentioned above, in the image 702 actually displayed, for the background by which it should be indicated by gray, the up and down white vertical cross talk of the pixel by which it was indicated by black will arise, and the cross talk of the gradation which shifts to gray gradually from white along the direction of the scanning line also near the will arise further for it.

[0017] In this case, the time of the picture signal of a partially different electrical potential difference which should indicate by black especially being given The pixel which should indicate by black, so that it is at the time near at the termination time of the writing for every scanning line When supplying a scan signal from one side among right and left on the one scanning line, so that it is a pixel near the other side, or, so that it is a pixel near a center when supplying a scan signal from both sides Since the writing to each pixel in the pixel line concerned is performed before rather than the gate voltage of the scanning line is stabilized in the potential at the time

of OFF, it is easy to generate the vertical cross talk like \*\*\*\* notably. Therefore, if it sees as the whole screen, there is a trouble of causing right-and-left nonuniformity (when driving the scanning line from one side) and degradation of the image quality grace of central nonuniformity (when driving the scanning line from both sides).

[0018] In addition, the capacity line mentioned above has resistance and a large time constant like the scanning line, when formed from the same polish recon film as the scanning line. For this reason, there is also a trouble that the potential of a capacity line will shake by capacity coupling with each data line in the capacity line wired by crossing, and image degradation by the horizontal cross talk, a ghost, etc. will generate the bottom of two or more data lines.

[0019] Before the potential shake of the capacity line by such capacity coupling is more specifically stabilized when it is going to display the image 801 with which a part for Kurobe was drawn by high contrast by making gray into a background as shown in drawing 29, the writing to each pixel in the pixel line concerned is performed. For this reason, in the image 802 actually displayed, the phenomenon, i.e., a horizontal cross talk, a ghost, etc., in which cause the lack of an electrical potential difference in the pixel of the right and left which are the pixel to which the picture signal of a partially different electrical potential difference which should indicate by black was given, and the whole line which should indicate by gray becomes whitish occurs.

[0020] Since the writing to each pixel in the pixel line concerned is performed before rather than the potential shake of the capacity line by capacity coupling is stabilized so that it is a time of the picture signal of a partially different electrical potential difference which should indicate by black like the case ( refer to drawing 28 ) of the above-mentioned vertical cross talk be given also in this case at the time near at the termination time of the writing for every scanning line, it is easy to generate a horizontal cross talk, a ghost, etc. notably.

[0021] And if drive frequency becomes high like the liquid crystal equipment of models, such as the so-called XGA and SXGA, since the time constant of the scanning line or a capacity line will become large relatively, it becomes easy to generate a vertical cross talk (to refer to drawing 28), a horizontal cross talk (to refer to drawing 29), etc. which were explained above.

[0022] This invention is made in view of the trouble mentioned above, and let it be a technical problem to offer electronic equipment equipped with the liquid crystal equipment in which image display is possible and the liquid crystal equipment concerned of high quality by the comparatively simple configuration using a light-shielding film.

[0023]

[Means for Solving the Problem] As for this invention, it comes to pinch liquid crystal between the substrates of a pair. On one substrate of the substrate of this pair Two or more thin film transistors which drive two or more pixel electrodes arranged in the shape of a matrix, and these two or more pixel electrodes, respectively, Two or more data line and two or more scanning lines which are connected to these two or more thin film transistors, respectively, and carry out a phase crossover, The conductive light-shielding film of two or more of said thin film transistors which looks at a channel field from one [ said ] substrate side at least, and is prepared in the wrap location, respectively, It has the 1st interlayer insulation film which intervenes between this light-shielding film and said thin film transistor, and said a part of scanning line [ at least ] is characterized by consisting of the same film as said light-shielding film.

[0024] According to the configuration which this invention requires, about the return light by which incidence is carried out from one substrate side, it is shaded by the light-shielding film and the channel field of a thin film transistor can prevent property degradation by the return light of a thin film transistor etc. On the other hand, since a part of scanning line [ at least ] is formed by the same film as this conductive light-shielding film, resistance of the scanning line can be notably lowered by resistance of a conductive light-shielding film. For example, if the scanning line is formed from the polish recon film and a light-shielding film is formed from the conductive refractory metal film, resistance of the scanning line can be governed by the sheet resistance of a light-shielding film. That is, large low resistance-ization in the scanning line is attained.

[0025] The vertical cross talk (refer to drawing 28) resulting from a precharge signal being impressed before the gate which starts the scanning line of the preceding paragraph like the above-mentioned, for example serves as OFF, even if it raises the drive frequency of liquid-



crystal equipment, since a scan signal is supplied to two or more pixel electrodes by the scanning line of a small time constant by low resistance the above result, or a precharge signal being lengthened by the electrical potential difference of the picture signal concerning the scanning line of the preceding paragraph is reduced, and can perform high-definition image display.

[0026] This invention is formed from the polish recon film of conductivity [ scanning line / said ], and said light-shielding film is characterized by having the 1st light-shielding film arranged as at least one among redundancy wiring of said scanning line by which electrical installation was carried out to said polish recon film through the contact hole, and junction wiring.

[0027] According to the configuration which this invention requires, since electrical installation is carried out through the contact hole to the scanning line formed from the conductive polish recon film, the 1st light-shielding film can lower resistance of the scanning line notably by resistance of a conductive light-shielding film, and can realize a positive and reliable electrical installation condition between the scanning line and the 1st light-shielding film.

[0028] Wiring which relays between the scanning lines which broke off partially and secures the electric flow of the whole scanning line is said by connecting junction wiring with the scanning line through a contact hole at a serial by saying wiring which gives further a redundancy electric flow between the scanning lines which are in switch-on by connecting redundancy wiring of this invention to juxtaposition through the scanning line and a contact hole. Therefore, according to the configuration which this invention requires, resistance of the scanning line can be notably lowered by resistance of the conductive light-shielding film which constitutes the 1st light-shielding film.

[0029] In addition, since it becomes instead of the 1st light-shielding film being the scanning line even if the scanning line is disconnected on the way with a foreign matter etc. when especially the 1st light-shielding film is arranged as redundancy wiring, redundant structure is realizable.

[0030] This invention is characterized by said light-shielding film having the 1st light-shielding film arranged as at least one among redundancy wiring of this scanning line, junction wiring, and a body, and the 2nd light-shielding film containing the part of said light-shielding film in which the electric insulation is carried out from this 1st light-shielding film, and said channel field was established in the wrap location.

[0031] Since the electric insulation of the 2nd light-shielding film is carried out from the 1st light-shielding film, even if, as for this invention, it changes the potential of the 1st light-shielding film with the potential of a scan signal, the potential in the 2nd light-shielding film is substantially stable, without [ most or ] changing at all. And since the 2nd light-shielding film stabilized in this way contains the part of the light-shielding film in which the channel field was established by the thin film transistor bottom of a wrap location, i.e., a pixel, when changing the potential of the part of the light-shielding film prepared in the thin film transistor bottom of a pixel by potential fluctuation of the scanning line, it becomes [ degrading the transistor characteristics of a thin film transistor, and ] possible to prevent.

[0032] This invention consists of two or more island-shape wiring sections divided mutually while said scanning line contains the gate electrode of two or more of said thin film transistors located in a line along with said scanning line, respectively, and said 1st light-shielding film is characterized by carrying out electrical installation of said two or more island-shape wiring sections mutually.

[0033] According to the configuration which this invention requires, two or more island-shape wiring sections which make the scanning line are mutually divided while they contain the gate electrode of two or more thin film transistors located in a line along with the scanning line, respectively. Therefore, although a scan signal cannot be supplied to each pixel only in this island-shape wiring section, since electrical installation of these island-shape wiring sections is mutually carried out by the 1st light-shielding film, supply to each pixel of them is attained in a scan signal by it. And resistance of the scanning line can be lowered according to the lowness of the resistance of the 1st light-shielding film which relays the island-shape wiring section in this way.

[0034] It is characterized by for said light-shielding film having the 1st light-shielding film

arranged as a body of said scanning line as for this invention, and said two or more thin film transistors having the gate electrode formed from the conductive polish recon film by which electrical installation was carried out to said 1st light-shielding film through the contact hole. [0035] According to the configuration which this invention requires, since it is formed from the conductive polish recon film, a gate electrode can avoid risk of the semi-conductor film which constitutes a thin film transistor from a metal membrane with the stress produced like [ in the case of forming a gate electrode ] at the time of elevated-temperature processes, such as activation annealing, gate dielectric film, a metal membrane, etc. exfoliating. The 1st light-shielding film which consists of a conductive light-shielding film arranged in coincidence as a body of the scanning line enables it to lower resistance of the scanning line. And since electrical installation of two or more thin film transistors is carried out to the 1st light-shielding film through the contact hole, they can realize a positive and reliable electrical installation condition between the scanning lines which consist of a gate electrode which consists of polish recon film, and a light-shielding film.

[0036] This invention is characterized by said light-shielding film and said scanning line containing the part by which electrical installation was mutually carried out through the contact hole while opposite arrangement was carried out across said channel field respectively through said 1st interlayer insulation film and gate dielectric film in each of two or more of said thin film transistors, respectively.

[0037] According to the configuration which this invention requires, opposite arrangement of the gate polar zone is carried out to a channel field through gate dielectric film, and the scanning line constitutes the thin film transistor ("the 1st TFT" is called hereafter) of a pixel from one side. On the other hand, since opposite arrangement is carried out to a channel field through the 1st interlayer insulation film, the part of the light-shielding film in which the channel field was established in the wrap location serves as gate polar zone, and constitutes the 2nd TFT. And since the gate polar zone of these 1st and 2nd TFT(s) is connected through the contact hole, the structure of Double TFT is acquired to the same channel field. Therefore, it becomes possible by using the 1st TFT as a back channel by the 2nd TFT to plan this 1st TFT, i.e., the improvement in a property of the thin film transistor of a pixel. In addition, if the 1st interlayer insulation film which is gate dielectric film of the 2nd TFT is made thin, improvement in a property of the 2nd TFT can be aimed at.

[0038] This invention is characterized by said two or more scanning lines containing the part which functions on said pixel electrode connected to the scanning line of the next step through said thin film transistor as one storage capacitance electrode for giving storage capacitance, respectively.

[0039] According to the configuration which this invention requires, storage capacitance is given to the pixel electrode concerning the scanning line of the next step by the part which functions as a storage capacitance electrode which the scanning line contains. The source connected to the pixel electrode in the thin film transistor of the pixel which the scanning line of the next step more specifically costs, or the semi-conductor film by the side of a drain is installed, and it considers as the 1st storage capacitance electrode. And the scanning line of the preceding paragraph can be used as a capacity line by making the part which functions as a storage capacitance electrode which the above-mentioned scanning line contains in the 1st storage capacitance electrode counter by using as a dielectric film the insulator layer installed from gate dielectric film. Thus, if constituted, since the capacity of the pixel of the next step is attached to the scanning line, the time constant of this scanning line becomes large, but since the time constant of the scanning line is made small by using a light-shielding film, by this invention, image degradation of the vertical cross talk by the time constant of the scanning line like the above-mentioned being large also as a configuration which uses the scanning line of the preceding paragraph as a capacity line in this way etc. can usually be reduced.

[0040] This invention is characterized by having further the capacity line formed in order to give storage capacitance to said two or more pixel electrodes, respectively.

[0041] According to the configuration which this invention requires, storage capacitance is given by the capacity line to two or more pixel electrodes, respectively. The source more specifically

connected to the pixel electrode in the thin film transistor of a pixel or the semi-conductor film by the side of a drain is installed, and it considers as the 1st storage capacitance electrode. And storage capacitance can be given by making the part which functions as a storage capacitance electrode which an above-mentioned capacity line contains in the 1st storage capacitance electrode counter by using as a dielectric film the insulator layer installed from gate dielectric film.

[0042] The 1st light-shielding film in which said light-shielding film was arranged for this invention as at least one among redundancy wiring of said scanning line, junction wiring, and a body, It has the 2nd light-shielding film which looked at said capacity line from one [ said ] substrate side, and was prepared in the wrap location, respectively while the part of said light-shielding film in which the electric insulation is carried out from this 1st light-shielding film, and said channel field was established in the wrap location was included. Said capacity line and said 2nd light-shielding film are characterized by connecting with the constant source of potential.

[0043] Since according to the configuration which this invention requires the electric insulation of the 2nd light-shielding film is carried out from the 1st light-shielding film and it is further connected to the constant source of potential, even if it changes the potential of the 1st light-shielding film with the potential of a scan signal, the potential in the 2nd light-shielding film is stable in constant potential. And since the 2nd light-shielding film stabilized in this way contains the part of the light-shielding film prepared in the thin film transistor bottom of a pixel, when changing the potential of the part of the light-shielding film prepared in the thin film transistor bottom of a pixel by potential fluctuation of the scanning line, it becomes [ degrading the transistor characteristics of a thin film transistor, and ] possible to prevent. On the other hand, since it connects with the constant source of potential, a capacity line may also function good as a storage capacitance electrode. And since a capacity line and the 2nd light-shielding film are connected to the constant source of potential, it also becomes possible to share partially both wiring that reaches the constant source of potential. In this case, as constant potential of the constant source of potential, it may be equal to touch-down potential, for example.

[0044] This invention is characterized by said constant source of potential being a constant source of potential supplied to the circumference circuit for driving the liquid crystal equipment concerned.

[0045] According to the configuration which this invention requires, since it is constant sources of potential supplied to circumference circuits, such as a scanning-line drive circuit, a data-line drive circuit, and a counterelectrode, such as a negative supply and a positive supply, the constant source of potential needs to prepare neither special potential wiring nor an external input terminal, and can do a light-shielding film and a capacity line in constant potential.

[0046] As for this invention, said 2nd light-shielding film is characterized by coming to be arranged as at least one of redundancy wiring of said capacity line, junction wiring, and the bodies.

[0047] This invention can lower resistance of a capacity line notably by resistance of a conductive light-shielding film by this configuration. For example, if a capacity line is formed from the same polish recon film as the scanning line and a light-shielding film is formed from the conductive refractory metal film, resistance of a capacity line can be governed by the sheet resistance of a light-shielding film. That is, large low resistance-ization in a capacity line is attained.

[0048] Since storage capacitance is added to two or more pixel electrodes by the capacity line of a small time constant by low resistance the above result, even if it raises the drive frequency of liquid crystal equipment, the horizontal cross talk (refer to drawing 29 ) resulting from the potential shake of the capacity line like the above-mentioned is reduced, and can perform high-definition image display. Moreover, since it becomes instead of the 2nd light-shielding film being a capacity line even if a capacity line is disconnected on the way when it arranges as redundancy wiring, redundant structure is realizable.

[0049] The 1st light-shielding film in which said light-shielding film was arranged as at least one among redundancy wiring of said scanning line, junction wiring, and a body in this invention, While the part of said light-shielding film in which the electric insulation is carried out from this 1st

light-shielding film, and said channel field was established in the wrap location is included, it is characterized by having the 2nd light-shielding film which looked at said capacity line and said two or more data lines from one [ said ] substrate side, and was prepared in the wrap location in the shape of a mesh, respectively.

[0050] Since the electric insulation of the 2nd light-shielding film which a light-shielding film has is carried out from the 1st light-shielding film according to the configuration which this invention requires, even if it changes the potential of the 1st light-shielding film with the potential of a scan signal, the potential in the 2nd light-shielding film is stable. And since the 2nd light-shielding film stabilized in this way contains the part of the light-shielding film prepared in the thin film transistor bottom of a pixel, when changing the potential of the part of the light-shielding film prepared in the thin film transistor bottom of a pixel by potential fluctuation of the scanning line, it becomes [ degrading the transistor characteristics of a thin film transistor, and ] possible to prevent. And since the 2nd light-shielding film is prepared in the shape of a mesh while it contains the part of the light-shielding film in which the channel field was established in the wrap location, it can specify the opening field of each picture element part by the 2nd light-shielding film, and can lower resistance of the scanning line by the 1st light-shielding film.

[0051] This invention is characterized by for said light-shielding film looking at said two or more scanning lines from one [ said ] substrate side, and preparing it in the wrap location in the shape of stripes, respectively.

[0052] According to the configuration which this invention requires, since two or more scanning lines are seen from one substrate side and it is prepared in the wrap location in the shape of stripes, respectively, a light-shielding film becomes possible [ arranging a light-shielding film as junction wiring which meets the scanning line, or redundancy wiring ] by carrying out electrical installation of the scanning line and the stripes-like light-shielding film, for example through a contact hole.

[0053] This invention is characterized by for said light-shielding film looking at said two or more scanning lines from one [ said ] substrate side, and preparing it in the wrap location partially at least at island shape, respectively.

[0054] According to the configuration which this invention requires, since two or more scanning lines are seen from one substrate side and it is partially prepared in the wrap location at least at island shape, respectively, a light-shielding film becomes possible [ arranging a light-shielding film as junction wiring which meets the scanning line, or redundancy wiring ] by carrying out electrical installation of the scanning line and the island-shape light-shielding film, for example through a contact hole.

[0055] This invention is characterized by said light-shielding film containing at least one of Ti, Cr, W, Ta, Mo, and Pd.

[0056] A light-shielding film contains at least one of Ti, Cr, W, Ta, Mo, and Pd which are an opaque refractory metal, for example, since it consists of a metal simple substance, an alloy, metal silicide, etc., a light-shielding film is destroyed by high temperature processing in the TFT formation process performed after the light-shielding film formation process on the substrate for liquid crystal equipments, or it can be prevented from fusing it by it according to the configuration which this invention requires.

[0057] The electronic equipment of this invention is characterized by having the above-mentioned liquid crystal equipment.

[0058] According to the configuration which this invention requires, since it has liquid crystal equipment of the invention in this application mentioned above, the high-definition image display of electronic equipment becomes possible with the liquid crystal equipment which whose dependability of equipment is high, and display degradation of a vertical cross talk etc. is reduced according to redundant structure, and was excellent in the protection-from-light engine performance to return light etc.

[0059] Such an operation and other gains of this invention will be made clear from the gestalt of the operation explained below.

[0060]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained

based on a drawing.

[0061] (The 1st operation gestalt) The configuration and actuation of the 1st operation gestalt of liquid crystal equipment by this invention are explained with reference to drawing 4 from drawing 1. Drawing 1 is equal circuits, such as various components in two or more pixels formed in the shape of [ which constitutes the image formation field of liquid crystal equipment ] a matrix, and wiring. Drawing 2 is a top view of two or more pixel groups where the substrate for liquid crystal equipments adjoins each other, drawing 3 is the A-A' sectional view of drawing 2, and drawing 4 is the B-B' sectional view of drawing 2. In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, scales are made to have differed for each class or every each part material in drawing 3 and drawing 4.

[0062] In drawing 1, two or more pixels formed in the shape of [ which constitutes the image display field of the liquid crystal equipment by the gestalt of this operation ] a matrix consist of TFT30 for controlling pixel electrode 9a and pixel electrode 9a, and electrical installation of the data-line 6a to which a picture signal is supplied is carried out to the source concerned of TFT30. The picture signals S1, S2, --, Sn written in data-line 6a may be supplied to line sequential, and you may make it supply them to this order for every group to two or more data-line 6a which adjoin each other. Moreover, electrical installation of the scanning-line 300a is carried out to the gate of TFT30, and it consists of predetermined timing so that the scan signals G1, G2, --, Gm may be impressed to scanning-line 300a in pulse line sequential at this order. Electrical installation of the pixel electrode 9a is carried out to the drain of TFT30, and it writes in the picture signals S1, S2, --, Sn supplied from data-line 6a in TFT30 when only a fixed period closes the switch to predetermined timing. Fixed period maintenance of the picture signals S1, S2, --, Sn of the predetermined level written in liquid crystal through pixel electrode 9a is carried out between the counterelectrodes (it mentions later) formed in the opposite substrate (it mentions later). When the orientation and order of molecular association change with the voltage levels impressed, liquid crystal modulates light and enables a gradation display. Here, in order to prevent the held picture signal leaking, storage capacitance 70 is added to the liquid crystal capacity and juxtaposition which are formed between the pixel electrode 9 and a counterelectrode. For example, as for the electrical potential difference of pixel electrode 9a, only time amount also with triple figures longer than the time amount to which the source electrical potential difference was impressed is held with storage capacitance 70. Thereby, it is improved further and a maintenance property can realize the high liquid crystal equipment of a contrast ratio. In addition, capacity line 3b which is wiring for forming capacity as an approach of forming storage capacitance 70 in this way may be prepared, and capacity may be formed between scanning-line 300a of the preceding paragraph like the after-mentioned (refer to drawing 12).

[0063] In drawing 2 thru/or drawing 4, on the substrate 10 for liquid crystal equipments, two or more transparent pixel electrode 9a (the profile is shown by dotted-line section 9a') is prepared in the shape of a matrix, and data-line 6a (source electrode), scanning-line 300a (a gate electrode is included), and capacity line 3b are prepared respectively along the boundary of pixel electrode 9a in every direction. Electrical installation of the data-line 6a is carried out to the below-mentioned source field among semi-conductor layer 1a which consists of the polish recon film etc. through a contact hole 5, and electrical installation of the pixel electrode 9a is carried out to the below-mentioned drain field among semi-conductor layer 1a through the contact hole 8.

[0064] Especially with the gestalt of this operation, conductive 2nd light-shielding film 11a and 1st light-shielding film 11c are prepared in the field shown with the slash of a drawing Nakamigi riser.

[0065] 2nd light-shielding film 11a is prepared in the location with which the channel field (the inside of drawing and the lower right are the slash field of \*\*) of semi-conductor layer 1a is seen from the substrate side for liquid crystal equipments, and it laps respectively in the picture element part.

[0066] In the picture element part, 1st light-shielding film 11c is prepared separately from 2nd light-shielding film 11a, and is electrically insulated from 2nd light-shielding film 11a. 1st light-

shielding film 11c is arranged as junction wiring of island-shape gate electrode 3a which consists of polish recon film which constitutes scanning-line 300a. That is, while consisting of polish recon film, island-shape gate electrode 3a divided mutually is arranged so that the gate electrode which counters the below-mentioned channel field (field of the slash of the drawing 2 Nakamigi going down) among semi-conductor layer 1a may be included, respectively, and 1st light-shielding film 11c is arranged so that electrical installation of two or more gate electrode 3a which stands in a row along the direction of scanning-line 300a may be mutually carried out through a contact hole 18. In other words, one scanning-line 300a consists of two or more gate electrode 3a which stands in a row about each stage (line) along the direction of scanning-line 300a by which electrical installation was carried out mutually in the contact hole 18, and two or more 1st light-shielding film 11c, and supply becomes possible about a scan signal through this one scanning-line 300a at each pixel.

[0067] Next, the configuration in a part for the picture element part which contains TFT30 and gate electrode 3a further with reference to the A-A' sectional view of drawing 3 is explained. In addition, in drawing 3, the opposite substrate 20 and liquid crystal by which opposite arrangement is carried out through liquid crystal at the substrate 10 for liquid crystal equipments are omitted, and are later mentioned about these.

[0068] As shown in the A-A' sectional view of drawing 3, liquid crystal equipment is equipped with the substrate 10 for liquid crystal equipments which consists of a quartz substrate etc. Pixel electrode 9a which becomes the substrate 10 for liquid crystal equipments from transparent conductive thin films, such as ITO film (indium Tin oxide film), is prepared, and the orientation film 16 which consists of organic thin films, such as a polyimide thin film with which predetermined orientation processing of rubbing processing etc. was performed, is formed in the bottom.

[0069] TFT30 for pixel switching which carries out switching control of each pixel electrode 9a is formed in the location which adjoins each pixel electrode 9a at the substrate 10 for liquid crystal equipments.

[0070] In the location which counters TFT30 for pixel switching respectively, 2nd light-shielding film 11a is prepared between the substrate 10 for liquid crystal equipments, and each TFT30 for pixel switching. Thus, the conductive light-shielding film which constitutes 2nd light-shielding film 11a and 1st light-shielding film 11c consists of an opaque refractory metal, and consists of a metal simple substance containing at least one of Ti, Cr, W, Ta, Mo, and Pd, an alloy, metal silicide, etc. If constituted from such an ingredient, 2nd light-shielding film 11a and 1st light-shielding film 11c are destroyed by high temperature processing in the formation process of TFT30 for pixel switching performed after the formation process of 2nd light-shielding film 11a on the substrate 10 for liquid crystal equipments, or 1st light-shielding film 11c, or it can avoid fusing by it. Moreover, the situation in which the return light from the substrate 10 side for liquid crystal equipments etc. carries out incidence to channel field 1a' of TFT30 for pixel switching etc. by such 2nd light-shielding film 11a can be prevented, and the property of TFT30 for pixel switching does not deteriorate according to generating of a photocurrent.

[0071] Furthermore, the 1st interlayer insulation film 12 is formed between 2nd light-shielding film 11a and two or more TFT30 for pixel switching. The 1st interlayer insulation film 12 is formed in order to carry out the electric insulation of the semi-conductor layer 1a which constitutes TFT30 for pixel switching from 2nd light-shielding film 11a. Furthermore, the 1st interlayer insulation film 12 also has a function as substrate film for TFT30 for pixel switching by being formed all over the substrate 10 for liquid crystal equipments. That is, it has the function to prevent degradation of the property of TFT30 for pixel switching with the dry area at the time of polish of the front face of the substrate 10 for liquid crystal equipments, the dirt which remains after washing. The 1st interlayer insulation film 12 consists of high insulation glass, such as NSG (non doped silicate glass), PSG (phosphorus silicate glass), BSG (boron silicate glass), and BPSG (boron phosphorus silicate glass), or an oxidation silicone film, a silicon nitride film, etc. The 1st interlayer insulation film 12 can also protect the situation where 2nd light-shielding film 11a pollutes the TFT30 grade for pixel switching.

[0072] Especially with the gestalt of this operation, 1st light-shielding film 11c is arranged as



junction wiring of gate electrode 3a. That is, as shown in drawing 3, electrical installation of the 1st light-shielding film 11c is carried out to gate electrode 3a through the contact hole 18. For this reason, resistance of scanning-line 300a (refer to drawing 1) can be notably lowered by resistance of 1st light-shielding film 11c. Since for example, sheet resistance is formed from the polish recon film which is 25ohms / \*\* extent, in the case of 1.3 inches of vertical angles, or about 0.9 inches small liquid crystal equipment, gate electrode 3a has resistance of an about [ 100-200Kohm ], but since 1st light-shielding film 11c is formed from the refractory metal film like the above-mentioned, resistance in scanning-line 300a is sharply made low. For example, when 1st light-shielding film 11c is constituted from tungsten silicide, sheet resistance has only 7-8ohms / \*\* extent. According to such reduction in resistance, the time constant of scanning-line 300a can also be made small even to extent 1 or less microsecond. And if the configuration (not shown) which drives the scanning line from the both sides of an image display field is taken, it can do small even in 0.5 or less microsecond extent of the one half further. For this reason, it is avoidable to become the constraint at the time of resistance and the time constant of the scanning line raising drive frequency. Furthermore, since 2nd light-shielding film 11a and 1st light-shielding film 11c are insulated, 2nd light-shielding film 11a is not changed by scanning-line 300a. Therefore, degradation of the transistor characteristics of the thin film transistor by potential fluctuation of the scanning line can be prevented.

[0073] Next, the configuration in a part for the picture element part which contains TFT30 and storage capacitance 70 with reference to the B-B' sectional view of drawing 4 is explained further. In addition, in addition to the substrate 10 for liquid crystal equipments, the opposite substrate 20 by which opposite arrangement is carried out through liquid crystal 50 is shown in the substrate 10 for liquid crystal equipments at drawing 4.

[0074] As shown in the B-B' sectional view of drawing 4, opposite arrangement of the opposite substrate 20 with which liquid crystal equipment is the transparence to which it becomes the substrate 10 for liquid crystal equipments from glass or a quartz, and also constitutes an example of the substrate of a way is carried out. The counterelectrode (common electrode) 21 which includes the opposite substrate 20 all over the, and consists of transparent conductive thin films, such as ITO film, is formed, and the orientation film 22 which consists of organic thin films, such as a polyimide thin film with which predetermined orientation processing of rubbing processing etc. was performed, is formed in the bottom. The 3rd light-shielding film 23 is formed in fields other than the opening field of each pixel at the opposite substrate 20. For this reason, incident light can protect invasion from the opposite substrate 20 side to channel field 1a' of semi-conductor layer 1a, even if there is little TFT30 for pixel switching.

[0075] Thus, it is constituted, and between the substrates 10 for liquid crystal equipments and the opposite substrates 20 which have been arranged so that pixel electrode 9a and a counterelectrode 21 may meet, liquid crystal is enclosed with the space surrounded by the below-mentioned sealant 52 (refer to drawing 30 and drawing 31), and the liquid crystal layer 50 is formed.

[0076] Storage capacitance 70 consists of especially gestalten of this operation by installing gate dielectric film 2 from the location which counters gate electrode 3a, using as a dielectric film, installing semi-conductor layer 1a, considering as the 1f of the 1st storage capacitance electrodes, and using as the 2nd storage capacitance electrode a part of capacity line 3b which counters these further.

[0077] The storage capacitance of pixel electrode 9a can be increased these results, using effectively the tooth space which separated from an opening field called the field (namely, field in which capacity line 3b was formed) which the disclination of liquid crystal generates along with the field under data-line 6a, and gate electrode 3a.

[0078] In drawing 4 TFT30 for pixel switching It has LDD (Lightly Doped Drain) structure. Channel field 1a' of semi-conductor layer 1a in which a channel is formed of the electric field from gate electrode 3a which constitutes a part of scanning-line 300a, and gate electrode 3a, Gate dielectric film 2, data-line 6a (source electrode) which insulate gate electrode 3a and semi-conductor layer 1a, 1d list of high concentration source fields of low concentration source field (source side LDD field) 1b of semi-conductor layer 1a and low concentration drain field (drain

side LDD field) 1c, and semi-conductor layer 1a is equipped with high concentration drain field 1e. One to which it corresponds of two or more pixel electrode 9a is connected to high concentration drain field 1e. The drain fields 1c and 1e are formed in source field 1b and 1d list to semi-conductor layer 1a like the after-mentioned by doping the dopant the object for n molds of predetermined concentration, or for p molds according to whether the channel of n mold or p mold is formed. Data-line 6a is constituted from the thin film of protection-from-light nature, such as alloy film, such as metal membrane metallurgy group silicide, such as aluminum, by especially the gestalt of this operation. Moreover, on gate electrode 3a, gate dielectric film 2, and the 1st interlayer insulation film 12, the 2nd interlayer insulation film 4 with which the contact hole 8 which leads to the contact hole 5 and high concentration drain field 1e which lead to 1d of high concentration source fields was formed respectively is formed. Electrical installation of the data-line 6a is carried out to 1d of high concentration source fields through the contact hole 5. Furthermore, on data-line 6a and the 2nd interlayer insulation film 4, the 3rd interlayer insulation film 7 with which the contact hole 8 to high concentration drain field 1e was formed is formed. Electrical installation of the pixel electrode 9a is carried out to high concentration drain field 1e through the contact hole 8 to this high concentration drain field 1e. The above-mentioned pixel electrode 9a is prepared in the top face of the 3rd interlayer insulation film 7 constituted in this way.

[0079] Although TFT30 for pixel switching has LDD structure as mentioned above preferably, it may be TFT of the self aryne mold which may have the offset structure which does not drive impurity ion into low concentration source field 1b and low concentration drain field 1c, drives in impurity ion by high concentration by using gate electrode 3a as a mask, and forms the high concentration source and a drain field in self align.

[0080] Moreover, although considered as the single gate structure which has arranged one gate electrode 3a of TFT30 for pixel switching between source drain field 1b and 1e with the gestalt of this operation, two or more gate electrodes may be arranged among these. Under the present circumstances, to each gate electrode, the same signal is made to be impressed. Thus, if TFT is constituted above the dual gate (double-gate) or the triple gate, the leakage current of a channel and a source drain field joint can be prevented, and the current at the time of OFF can be reduced. If at least one of these gate electrodes is made into LDD structure or offset structure, the OFF state current can be reduced further and the stable switching element can be obtained.

[0081] Generally here polish recon layers, such as channel field 1a' of semi-conductor layer 1a, and low concentration source field 1b, low concentration drain field 1c Although a photocurrent will occur according to the photo-electric-conversion effectiveness which polish recon has and the transistor characteristics of TFT30 for pixel switching will deteriorate if light carries out incidence With the gestalt of this operation, since data-line 6a is formed from the metal thin film of protection-from-light nature, such as aluminum, so that gate electrode 3a may be covered from the bottom, the incidence of the incident light to channel field 1a' of semi-conductor layer 1a and the LDD fields 1b and 1c can be prevented effectively at least. Moreover, as mentioned above, since 2nd light-shielding film 11a is prepared in the TFT30 bottom for pixel switching, the incidence of the return light to channel field 1a' of semi-conductor layer 1a and the LDD fields 1b and 1c can be prevented effectively at least.

[0082] It is still more effective in order for the gestalt of this operation to protect that incidence of the return light will be carried out to a channel field if it forms so that 2nd light-shielding film 11a may cover the whole channel field more greatly than a channel field, as shown in drawing 2 .

[0083] (The 2nd operation gestalt) The 2nd operation gestalt of this invention is explained with reference to drawing 5 . Drawing 5 is a top view of two or more pixel groups where the substrate for liquid crystal equipments adjoins each other. In addition, drawing 6 is the C-C' sectional view of drawing 5 . In order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, scales are made to have differed for each class or every each part material in drawing 6 . Moreover, in drawing 5 and drawing 6 , only a configuration which gives the same reference mark to the same component as the 1st operation gestalt, and is different from the 1st operation gestalt is explained, and it omits about the same configuration.





structure, and many contact holes 13, and structure by setup of the number of a contact hole 18, taking into consideration the sheet resistance of 1st light-shielding film 11c', drive frequency, the specification demanded, it is very advantageous on practice.

[0092] Moreover, since 1st light-shielding film 11c' is able to function as a gate electrode of the 2nd TFT like the 2nd operation gestalt also in the 3rd operation gestalt, the same effectiveness as the case where the 2nd operation gestalt describes is acquired.

[0093] (The 4th operation gestalt) The 4th operation gestalt of the liquid crystal equipment by this invention is explained with reference to drawing 8. Drawing 8 is a top view of two or more pixel groups where the substrate for liquid crystal equipments adjoins each other. In addition, in drawing 8, the same reference mark is given to the same component as the case of the 1st operation gestalt shown in drawing 3, and only a different configuration from the 1st operation gestalt is explained.

[0094] drawing 8 -- being shown -- as -- the -- four -- operation -- a gestalt -- \*\*\*\* -- a semi-conductor -- the film -- 501 -- a -- from -- becoming -- a pixel -- switching -- \*\* -- TFT -- the source -- a field -- puncturing -- having had -- a contact hole -- five -- ' -- a drain -- a field -- puncturing -- having had -- a contact hole -- eight -- ' -- between -- drawing -- Nakamigi -- the bottom -- \*\* -- a slash -- the section -- being shown -- having had -- a field -- a channel field -- it is . gate electrode 503a which counters this channel field through gate dielectric film consists of polish recon film -- having -- the end of this gate electrode 503a -- contact hole 18' -- minding -- 1st light-shielding film 11c' -- electrical installation is carried out to ' . while 1st light-shielding film 11c' is arranged as a body of the scanning line especially with this operation gestalt -- 1st light-shielding film 11c -- 'island-shape 2nd light-shielding film 11a insulated with " -- 'is formed in the bottom of a channel field with 1st light-shielding film 11c'', simultaneously the same film. moreover, capacity line 3b' avoids these two contact hole 8' and 5' -- as -- the scanning line -- a body -- 1st light-shielding film 11c' -- it is prepared along with ' .

[0095] Thus, according to the 4th operation gestalt of the constituted liquid crystal equipment, since it is formed from the conductive polish recon film, gate electrode 503a can avoid risk of the semi-conductor film which constitutes TFT for pixel switching from a metal membrane with the stress produced like [ in the case of forming a gate electrode ] at the time of elevated-temperature processes, such as activation annealing, gate dielectric film, a metal membrane, etc. exfoliating. 1st light-shielding film 11c'' arranged in coincidence as a body of the scanning line enables it to lower resistance of the scanning line. and TFT for pixel switching -- 1st light-shielding film 11c -- a positive and reliable electrical installation condition is realizable between '1st light-shielding film 11c' which consists of gate electrode 503a which consists of polish recon film, and a light-shielding film since electrical installation is carried out to 'through contact hole 18'.

[0096] these results -- 2nd light-shielding film 11a' -- shading the return light to TFT for pixel switching by ' , by lowering resistance of the scanning line which consists of 1st light-shielding film 11c'', the above-mentioned vertical cross talk (refer to drawing 28 ) can be prevented, and high-definition image display can be realized. furthermore, 2nd light-shielding film 11a'' and 1st light-shielding film 11c -- '1st light-shielding film 11c' which is a body of the scanning line since 'is insulated' -- 2nd light-shielding film 11a' -- 'is not changed Therefore, degradation of the transistor characteristics of the thin film transistor by potential fluctuation of the scanning line can be prevented.

[0097] Although 2nd light-shielding film 11a'' is formed in island shape, it forms, for example in the shape of stripes, and you may make it connect with the constant source of potential in drawing 8 of the 4th operation gestalt.

[0098] With the above-mentioned 1st thru/or the above-mentioned 4th operation gestalt, each realizes prevention of the return light to a channel field, and low resistance-ization of the scanning line by the same conductive light-shielding film. The modification for realizing low resistance-ization of a capacity line further using an above-mentioned operation gestalt is explained.

[0099] (The 1st modification of the 1st operation gestalt) The 1st modification of the 1st

operation gestalt is explained using drawing 9 and drawing 10 . Drawing 9 is a top view of two or more pixel groups where the substrate for liquid crystal equipments adjoins each other, and drawing 10 is the D-D' sectional view of drawing 9 . About the same configuration as the 1st operation gestalt, the 1st modification omits explanation and explains only a different configuration.

[0100] the 1st modification -- 2nd light-shielding film 11a -- "" forms along with capacity line 3b -- having -- 2nd light-shielding film 11a -- each electrical installation of "" and the capacity line 3b is carried out to the constant source of potential. therefore, 2nd light-shielding film 11a -- TFT30 for pixel switching by which opposite arrangement is carried out at "" -- receiving -- 2nd light-shielding film 11a -- it can prevent potential fluctuation of "" doing a bad influence. Moreover, capacity line 3b may function good as the 2nd storage capacitance electrode of storage capacitance 70. in this case, it is shown in drawing 9 and drawing 10 R> 0 -- as -- 2nd light-shielding film 11a -- you may make it connect "" to capacity line 3b through a contact hole 13 as a source of low voltage Or you may connect with the constant source of potential supplied to the circumference circuits (for example, a scanning-line drive circuit, a data-line drive circuit, etc.) for driving the liquid crystal equipment concerned. If the power source of a circumference circuit etc. is used, it is not necessary to prepare potential wiring and the external input terminal of dedication, and 2nd light-shielding film 11a"" and capacity line 3b will be made to constant potential. (not shown) and 2nd light-shielding film 11a -- if the configuration which carries out electrical installation of "" and the capacity line 3b in the edge of for example, an image display field, and makes both constant potential the same is taken, wiring to both from the constant source of potential can be shared partially, and the simplification of a configuration can be attained.

[0101] it is shown in drawing 9 and drawing 10 -- as -- capacity line 3b and 2nd light-shielding film 11a -- if "" is connected through a contact hole 13 -- capacity line 3b -- high, although formed from the polish recon film [ \*\*\*\* ] 2nd light-shielding film 11a -- "" -- low -- since it is formed from the conductive refractory metal [ \*\*\*\* ], resistance of a direction in alignment with gate electrode 3a in capacity line 3b is sharply formed into low resistance. for example, 2nd light-shielding film 11a -- when "" is formed by WSi, as compared with the polish recon film, sheet resistance can be reduced or less to 1/3.

[0102] consequently -- the time constant of capacity line 3b -- 2nd light-shielding film 11a -- it can be made small from about about ten microseconds by existence of "" at about several microseconds. Therefore, generating of a horizontal cross talk, a ghost, etc. who originated in the potential of capacity line 3b shaking by capacity coupling with each data-line 6a in capacity line 3b wired by crossing in the bottom of data-line 6a can be reduced. That is, the problem of display degradation like the image 802 shown in drawing 2929 does not arise. And since the time constant of capacity line 3b is made small enough even if it constitutes especially the liquid crystal equipment concerned as a high model of drive frequencies, such as XGA and SXGA, as mentioned above, generating of a horizontal cross talk, a ghost, etc. can be reduced too.

[0103] Therefore, the need of adopting the method which reverses the polarity of liquid crystal driver voltage for every [ like the above-mentioned ] data-line 6a and every pixel for prevention, such as such a horizontal cross talk and a ghost, can adopt the scanning-line reversal drive method (the so-called 1H reversal drive method) which makes every [ suitable for there being nothing, and being able to reduce the disclination of the liquid crystal layer 50 conversely, and raising a pixel numerical aperture ] scanning-line 300a reverse liquid crystal driver voltage to reference voltage.

[0104] moreover, the 1st modification -- setting -- 2nd light-shielding film 11a -- since "" is prepared in the shape of a mesh along with capacity line 3b while it contains the part of the light-shielding film in which the channel field was established in the wrap location -- 2nd light-shielding film 11a -- "" can prescribe the opening field of each picture element part, and resistance of the scanning line can be lowered by 1st light-shielding film 11c.

[0105] (The 2nd modification of the 2nd operation gestalt) The 2nd modification of the 2nd operation gestalt is explained using drawing 11 . The 2nd modification has the same configuration as the 2nd operation gestalt, and explains only a different configuration. The 11d of the 2nd

light-shielding film is formed so that it may lap with capacity line 3b in the field except the TFT bottom for pixel switching. Moreover, like the case of the 1st modification, electrical installation of capacity line 3b and the 11d of the 2nd light-shielding film may be carried out through a contact hole 13, and it may be connected to other constant sources of potential. Thus, in the 2nd modification, since the 11d of the 2nd light-shielding film insulated with 1st light-shielding film 11c is prepared in the bottom of capacity line 3b while preparing 1st light-shielding film 11c in the bottom of scanning-line 3a, low resistance-ization of both the scanning line and a capacity line is realizable. Therefore, the above-mentioned horizontal cross talk (refer to drawing 29 ) can also be prevented like the case of the 1st modification by lowering resistance of capacity line 3b by the 11d of the 2nd light-shielding film. Moreover, since the 11d of the 2nd light-shielding film and 1st light-shielding film 11c are insulated, the 11d of the 2nd light-shielding film is not influenced by potential fluctuation of the scanning line. High-definition image display is realizable these results with the 2nd modification.

[0106] In addition, although illustration is omitted, in the 3rd operation gestalt, it is possible to form the 11d of the 2nd light-shielding film along with capacity line 3b like the 2nd modification, and the effectiveness same in that case as the 2nd modification is acquired.

[0107] Moreover, if 2nd light-shielding film 11a' is formed along with capacity line 3b also in the 4th operation gestalt and it is made to connect with a capacity line through contact further, low resistance-ization of both the scanning line and a capacity line is realizable.

[0108] (The 5th operation gestalt) Drawing 12 is a top view of two or more pixel groups where the substrate for liquid crystal equipments adjoins each other. In addition, in drawing 12 R> 2, the same reference mark is given to the same component as the case of the 1st operation gestalt shown in drawing 2 , and only a different configuration from the 1st operation gestalt is explained.

[0109] In drawing 12 , on the substrate for liquid crystal equipments, two or more transparent pixel electrode 9a (the profile is shown by dotted-line section 9a') is prepared in the shape of a matrix, and data-line 6a and scanning-line 300e (a gate electrode is included) are prepared respectively along the boundary of pixel electrode 9a in every direction. That is, without forming a capacity line like the 1st thru/or the 4th operation gestalt, and its modification, it consists of gestalten of this operation so that scanning-line 300e of the preceding paragraph (the n-1st step) may function as a capacity (it can set to n-th step) line. Storage capacitance is constituted by carrying out opposite arrangement of the 2nd storage capacitance electrode 504 installed from the polish recon film which more specifically constitutes scanning-line 300e which is the preceding paragraph, and 1f [ of the 1st storage capacitance electrodes ]" installed from the drain field of TFT for pixel switching through the insulator layer (dielectric film) installed from the gate dielectric film of TFT for pixel switching. And electrical installation of the data-line 6a is carried out to the source field of semi-conductor layer 1a which consists of polish recon film through a contact hole 5, and electrical installation of the pixel electrode 9a is carried out to the drain field of semi-conductor layer 1a through contact hole 8."

[0110] 1st light-shielding film 11e which consists of a conductive light-shielding film is arranged in the field shown with the slash of a drawing Nakamigi riser, namely, is prepared in scanning-line 300e in piles. Scanning-line 300e is arranged, respectively so that the gate electrode which counters the channel field (field of the slash of R> drawing 12 2 Nakamigi going down) of semi-conductor layer 1a may be included, and 1st light-shielding film 11e makes redundant structure by carrying out electrical installation for every pixel through scanning-line 300e and contact hole 18" which consist of polish recon film.

[0111] Thus, according to the 5th operation gestalt, while scanning-line 300e is formed into low resistance, the protection from light to the return light to the channel field of TFT for pixel switching is made by 1st light-shielding film 11e which consists of the above-mentioned refractory metal film. Furthermore, since the gate electrode of TFT for pixel switching is formed from the conductive polish recon film, it can avoid risk of the semi-conductor film which constitutes a thin film transistor from a metal membrane with the stress produced like [ in the case of forming a gate electrode ] at the time of elevated-temperature processes, such as activation annealing, gate dielectric film, a metal membrane, etc. exfoliating, and the manufacture

of reliable liquid crystal equipment of it is attained.

[0112] Moreover, you may make it 1st light-shielding film 11e contain 3rd storage capacitance electrode 11e' installed along with data-line 6a from the part put on scanning-line 300e with the 5th operation gestalt. In that case, storage capacitance can be increased by 3rd storage capacitance electrode 11e' and 1f [ of the 1st storage capacitance electrodes ]" by which opposite arrangement is carried out through the 1st interlayer insulation film. Furthermore, the part which counters the channel field of TFT for pixel switching may form 1st light-shielding film 11e broadly. In that case, in the channel field shown with the slash of \*\*, the protection from light of the bottom of drawing 12 Nakamigi to return light is certainly attained.

[0113] (Configuration of the circumference circuit of liquid crystal equipment) The configuration in which the circumference circuit was formed on the substrate 10 for liquid crystal equipments is explained using drawing 13 using above-mentioned operation gestalten and those modifications.

[0114] The data-line drive circuit 101 where liquid crystal equipment drives data-line 6a as a circumference circuit in drawing 13 , The scanning-line drive circuit 104 which drives scanning-line 300a, and the precharge circuit 201 which precedes the precharge signal NRS of a predetermined voltage level with supply of picture signals S1 and S2 and --Sn, and supplies it to two or more data-line 6a, respectively, It has picture signals S1 and S2 and the sampling circuit 301 which samples --Sn and is supplied to two or more data-line 6a, respectively.

[0115] The scanning-line drive circuit 104 impresses the scan signals G1, G2, --, Gm to scanning-line 300a by line sequential in pulse to predetermined timing based on the power source supplied from an external control circuit, a reference clock CLY, its reversal clock, etc.

[0116] The data-line drive circuit 101 supplies a picture signal to the data line 35 according to the timing to which the scanning-line drive circuit 104 impresses the scan signals G1, G2, --, Gm based on the power source supplied from an external control circuit, a reference clock CLX, its reversal clock, etc.

[0117] As a switching element, each data-line 6a of every is equipped with TFT202, the precharge signal line 204 is connected to the drain or source electrode of TFT202, and, as for the precharge circuit 201, the precharge circuit drive signal line 206 is connected to the gate electrode of TFT202. And the power source of a predetermined electrical potential difference required at the time of actuation, in order to write in the precharge signal NRS from an external power through the precharge signal line 204 is supplied, and the precharge circuit driving signal NRG is supplied from an external control circuit so that the precharge signal NRS may be written in through the precharge circuit drive signal line 206 to the timing preceded with picture signals S1, S2, --, Sn about each data-line 6a. The precharge circuit 201 supplies the precharge signal NRS (image auxiliary signal) which is preferably equivalent to the picture signals S1, S2, --, Sn of middle gradation level.

[0118] The sampling circuit 301 equips each data-line 6a of every with TFT302, the picture signal line 304 is connected to the source electrode of TFT302, and the sampling circuit drive signal line 306 is connected to the gate electrode of TFT302. And these will be sampled if picture signals S1, S2, --, Sn are inputted through the picture signal line 304. That is, if the sampling circuit driving signals SH1, SH2, --, SHn are inputted from the data-line drive circuit 101 through the sampling circuit drive signal line 306, sequential impression of the picture signals S1, S2, --, Sn supplied to the picture signal line 304 will be carried out at data-line 6a.

[0119] Thus, although it consists of gestalten of this operation so that data-line 6a may be chosen for [ every ], you may make it supply data-line 6a for every group two or more [ every ], as mentioned above.

[0120] With reference to drawing 14 , explanation is added about the precharge performed in the liquid crystal equipment of the gestalt of this operation here.

[0121] As shown in drawing 14 , the clock signal (CLX) which specifies the selection time amount t1 (dot frequency) per pixel is inputted into the shift register which the data-line drive circuit 101 has as criteria of a horizontal scanning, but if a transfer start signal (DX) is inputted, sequential supply of the transfer signals X1 and X2 and -- will be carried out from this shift register. In each horizontal scanning period, a precharge circuit driving signal (NRG) is supplied to

the precharge circuit 201 to the timing preceded with the input of such a transfer start signal (DX). While the clock signal (CLY) made into the criteria of a vertical scanning more specifically becomes high-level, after a picture signal (VID) inverts on the basis of the electrical-potential-difference central value (VID core) of a signal, a precharge circuit driving signal (NRG) is made high-level after the time amount  $t_3$  progress which is a margin until it carries out precharge from these polarity reversals. On the other hand, let a precharge signal (NRS) be the predetermined level of a picture signal (VID) and like-pole nature in a horizontal blanking interval corresponding to reversal of a picture signal (VID). Therefore, precharge is performed in the time amount  $t_2$  by which a precharge circuit driving signal (NRG) is made high-level. And let a precharge circuit driving signal (NRG) be a low level by making a margin after before, i.e., precharge, ends only time amount  $t_4$  rather than the time of a horizontal blanking interval expiring and an effective display period starting until a picture signal (VID) is written in into time amount  $t_4$ . As mentioned above, in each horizontal blanking interval, the precharge circuit 201 precedes a precharge signal (NRS) with supply of a picture signal, and supplies it to two or more data-line 6a.

[0122] Since resistance and the time constant of scanning-line 300a are made small by 1st light-shielding film 11c (11c', 11c'', 11e) as mentioned above, this operation gestalt and the modification are advantageous, especially when precharging in this way and raising drive frequency.

[0123] That is, in drawing 14, although precharged within the horizontal blanking interval, the electrical potential difference impressed to the gate of TFT for pixel switching by scanning-line 300a of the preceding paragraph needs to be stabilized in OFF potential within time amount  $t_3$ . That is, precharge concerning the scanning line of the  $n$ -th step needs to be performed after the gate of the  $n$ -1st step is turned off by the scanning line of the  $n$ -1st step. Therefore, if the timing of each signal is set up so that time amount  $t_3$  may become long, it will be thought that the time constant of scanning-line 300a may be large. However, if this long time amount  $t_3$  is taken, the need of shortening time amount  $t_5$ ,  $t_2$ , and  $t_4$  shortly will arise. Here, the shake of the potential of capacity line 3b by capacity coupling of data-line 6a and capacity line 3b which were mentioned above tends toward stability within time amount  $t_5$ . Therefore, if time amount  $t_5$  is shortened not much, a horizontal cross talk which was explained using drawing 29 by the shake of the potential of capacity line 3b will occur. Moreover, in having shortened time amount  $t_2$ , the capacity of precharge will decline or the high precharge circuit of charge serviceability will be needed. Furthermore, by having shortened time amount  $t_4$ , a precharge signal and a picture signal may be impressed to coincidence again at data-line 6a. Therefore, in order to precharge good, potential of scanning-line 300a of the preceding paragraph cannot lengthen easily time amount  $t_3$  stabilized in OFF potential. However, since according to the gestalt of this operation a time constant is sharply lowered while lowering resistance of scanning-line 300a sharply by 1st light-shielding film 11c, the time amount by which the potential of scanning-line 300a of the preceding paragraph is stabilized in off potential is also shortened sharply. For this reason, it is lost that the  $n$ -th-step precharge is performed before the gate of the  $n$ -1st step is turned off, or that the potential of the precharge in scanning-line 300a of the  $n$ -th step is lengthened by the potential of the picture signal of the  $n$ -1st step. Even if it precharges by raising the drive frequency of liquid crystal equipment these results, the vertical cross talk (refer to drawing 28) like the above-mentioned is reduced, and can perform high-definition image display.

[0124] (Manufacture process of liquid crystal equipment) As a manufacture process of the liquid crystal equipment which has the above configurations next, it explains from drawing 15 by making the 1st modification into an example with reference to drawing 19 to drawing 18 and drawing 22.

[0125] In addition, it is process drawing which drawing 18 is made to correspond to the D-D' cross section of drawing 9 of the substrate for liquid crystal equipments, and is shown from drawing 15, and is process drawing which drawing 22 is made to correspond to the E-E' cross section of drawing 9 of the substrate for liquid crystal equipments from drawing 19, and is shown.

[0126] Moreover, the manufacture processes of the 1st operation gestalt to the 4th operation gestalt of the liquid crystal equipment mentioned above differ compared with the manufacture



process in the 1st modification in that a light-shielding film be prepared in the bottom of the point (refer to drawing 15 ) which do not puncture the contact hole 13 of a process (13), and capacity line 3b, and since it be the same about other processes, the explanation be omitted. [0127] As shown in (1) of the process of drawing 15 and drawing 19 , respectively, annealing treatment of the substrates 10 for liquid crystal equipments, such as a quartz substrate and hard glass, is carried out at inert gas ambient atmospheres, such as N<sub>2</sub> (nitrogen), and an about 900-1300-degree C elevated temperature, and it pretreats so that distortion produced in the substrate 10 for liquid crystal equipments in the elevated-temperature process carried out behind may decrease. That is, according to the temperature by which high temperature processing is carried out at the maximum elevated temperature in a manufacture process, the substrate 10 for liquid crystal equipments is heat-treated at the same temperature or the temperature beyond it in advance.

[0128] thus, the whole surface of the processed substrate 10 for liquid crystal equipments -- metal alloy film, such as metal metallurgy group silicide, such as Ti, Cr, W, Ta, Mo, and Pd, -- a spatter -- about 1000-5000Å thickness -- the light-shielding film 11 of about 2000Å thickness is formed preferably.

[0129] then, the thing done for patterning of the this formed light-shielding film 11 top as shown in (2) of the process of drawing 15 and drawing 19 , respectively -- 1st light-shielding film 11c and 2nd light-shielding film 11a -- "" is formed.

[0130] next, it is shown in the process (3) of drawing 15 and drawing 19 , respectively -- as -- 1st light-shielding film 11c and 2nd light-shielding film 11a -- the 1st interlayer insulation film 12 which consists of silicate glass film, such as NSG, PSG, BSG, and BPSG, a silicon nitride film, an oxidation silicone film, etc. is formed on "". The thickness of this 1st interlayer insulation film 12 may be about 5000-20000Å.

[0131] Next, as shown in the process (4) of drawing 15 and drawing 19 , respectively, about 450-550 degrees C of amorphous silicon film are preferably formed comparatively on the 1st interlayer insulation film 12 with the reduced pressure CVD (for example, CVD with a pressure of about 20-40Pa) using the mono-silane gas of flow rate about 400 to 600 cc/min, disilane gas, etc. of about 500 degrees C in a low-temperature environment. Then, in nitrogen-gas-atmosphere mind, at about 600-700 degrees C, preferably, solid phase growth of the polish recon film 1 is carried out by \*\*\*\*\* which performs annealing treatment of 4 - 6 hours for about 1 to 10 hours until it becomes the thickness of about 1000Å preferably in about 500-2000Å thickness.

[0132] Under the present circumstances, as TFT30 for pixel switching shown in drawing 10 , the polish recon film 1 may be directly formed with a reduced pressure CVD method etc. without passing through the amorphous silicon film. Or drive silicon ion into the polish recon film deposited with the reduced pressure CVD method etc., once make it amorphous (amorphous-izing), it is made to recrystallize by annealing treatment etc. after that, and the polish recon film 1 may be formed.

[0133] Next, as shown in the process (5) of drawing 15 and drawing 19 , respectively, semi-conductor layer 1a containing channel field 1a' of the \*\*\*\* predetermined pattern shown in drawing 7 is formed. That is, the 1f (semi-conductor layer) of the 1st storage capacitance electrodes installed from semi-conductor layer 1a which constitutes TFT30 for pixel switching is formed especially in the field in which capacity line 3b is formed along with the field in which capacity line 3b is formed, and gate electrode 3a under data-line 6a.

[0134] As shown in the process (6) of drawing 15 and drawing 19 , respectively, the 1f of the 1st storage capacitance electrodes with semi-conductor layer 1a which constitutes TFT30 for pixel switching Next, the temperature of about 900-1300 degrees C, By oxidizing thermally with the temperature of about 1000 degrees C preferably, a thermal oxidation silicone film with a comparatively thin thickness of about 300Å is formed. Furthermore, a high-temperature-oxidation silicone film (HTO film) and a silicon nitride film are deposited on the comparatively thin thickness of about 500Å with a reduced pressure CVD method etc., and the insulator layer 2 for capacity formation is formed with the gate dielectric film 2 with multilayer structure of TFT30 for pixel switching. consequently, the thickness of the 1f of the 1st storage capacitance electrodes

-- the thickness of about 300-1500Å -- desirable -- the thickness of about 350-500Å -- becoming -- the thickness of gate dielectric film 2 -- the thickness of about 200-1500Å -- it becomes the thickness of about 300-1000Å preferably.

[0135] In addition, although not limited especially in the process (6) of drawing 15, the amount of [ used as the 1f of the 1st storage capacitance electrodes ] semi-conductor layer may be made to dope and form for example, the Linn (P) ion into low resistance in about  $3 \times 10^{12}/\text{cm}^2$  of doses.

[0136] Next, as shown in the process (7) of drawing 15 and drawing 19, respectively, the contact hole 18 which results in the contact hole 13 and 1st light-shielding film 11c which result in the 1st interlayer insulation film 12 at 2nd protection-from-light wiring 11a is formed. Under the present circumstances, there is an advantage that the direction which punctured a contact hole 13 and 18 grades can make a puncturing configuration almost the same as mask shape by anisotropic etching like reactant etching and reactant ion beam etching. However, if it punctures combining dry etching and wet etching, since these contact holes 13 and 18 grades will be made in the shape of a taper, the advantage that the open circuit at the time of wiring connection can be prevented is acquired.

[0137] Next, thermal diffusion of the process (Linn (P as shown in 8), respectively, after depositing the polish recon layer 3) of drawing 15 and drawing 19 is carried out, and the polish recon film 3 is electric-conduction-ized. Or the doped silicone film which introduced P ion into membrane formation and coincidence of the polish recon film 3 may be used.

[0138] Next, as shown in the process (9) of drawing 16 and drawing 20, respectively, capacity line 3b is formed with gate electrode 3a of the \*\*\*\* predetermined pattern shown in drawing 9. Thickness of such gate electrode 3a and capacity line 3b is made into about 3500Å, respectively.

[0139] Next, as shown in the process (10) of drawing 16 and drawing 20, respectively, when TFT30 for pixel switching shown in drawing 11 is set to TFT of an n channel mold with LDD structure, In order to form low concentration source field 1b and low concentration drain field 1c in semi-conductor layer 1a first, the dopant 60 of V group elements, such as P (phosphorus), is doped by low concentration by using gate electrode 3a as a diffusion mask (with for example, dose which is one to  $3 \times 10^{13}-/\text{cm}^2$  about P ion). Thereby, semi-conductor layer 1a under gate electrode 3a becomes channel field 1a'. Capacity line 3b and gate electrode 3a are also formed into low resistance by the dope of this impurity.

[0140] Then, as shown in the process (11) of drawing 16 and drawing 20, respectively, in order to form high concentration source field 1b and high concentration drain field 1c which constitute TFT30 for pixel switching after forming the resist layer 62 on gate electrode 3a with a mask with wide width of face rather than gate electrode 3a, similarly the dopant 61 of V group elements, such as P, is doped by high concentration (for example, P ion -- the dose of one to  $3 \times 10^{15}-/\text{cm}^2$ ). In addition, it is good also as TFT of offset structure, without, for example, performing a low-concentration dope, and it is good also as TFT of a self aryne mold by the ion-implantation technique using P ion etc., using gate electrode 3a as a mask.

[0141] Capacity line 3b and gate electrode 3a are also further formed into low resistance by the dope of an impurity.

[0142] Moreover, a process (10) and a process (11) can be repeated again, and the p channel mold TFT can be formed by performing the dopant of III group elements, such as B (boron) ion. It becomes possible to form in the periphery on the substrate 10 for liquid crystal equipments the data-line drive circuit 101 and the scanning-line drive circuit 104 which have by this the complementary-type structure which consists of an n channel mold TFT and a p channel mold TFT. Thus, in the gestalt of this operation, since the semi-conductor layer of TFT30 for pixel switching is formed by polish recon, it is the same process mostly, and the data-line drive circuit 101 and the scanning-line drive circuit 104 can be formed, and it is advantageous at the time of formation of TFT30 for pixel switching, on manufacture.

[0143] Next, as shown in the process (12) of drawing 16 and drawing 20, respectively, the 2nd interlayer insulation film 4 which consists of silicate glass film, such as NSG, PSG, BSG, and BPSG, a silicon nitride film, an oxidation silicone film, etc. is formed so that capacity line 3b and



gate electrode 3a may be covered with gate electrode 3a in TFT30 for pixel switching. The thickness of the 2nd interlayer insulation film 4 has desirable about 5000-15000Å.

[0144] Next, after performing about 1000-degree C annealing treatment about 20 minutes in order to activate 1d of high concentration source fields, and high concentration drain field 1e as shown in the process (13) of drawing 16, respectively, the contact hole 5 to the data line 31 is formed. Moreover, the contact hole for connecting with wiring which illustrates neither gate electrode 3a nor capacity line 3b is also punctured to the 2nd interlayer insulation film 4 according to the same process as a contact hole 5.

[0145] Next, as shown in the process (14) of drawing 17 and drawing 21, respectively, on the 2nd interlayer insulation film 4, it deposits on about 3000Å preferably in about 1000-5000Å thickness by making low resistance metal metallurgy group silicide, such as aluminum of protection-from-light nature, etc. into a metal membrane 6, and as further shown in the process (15) of drawing 16 and drawing 20, respectively, data-line 6a is formed.

[0146] Next, as shown in the process (16) of drawing 17 and drawing 21, respectively, the 3rd interlayer insulation film 7 which consists of silicate glass film, such as NSG, PSG, BSG, and BPSG, a silicon nitride film, an oxidation silicone film, etc. is formed so that a data-line 6a (source electrode) top may be covered. The thickness of the 3rd interlayer insulation film 7 has desirable about 5000-15000Å.

[0147] Next, as shown in the process (17) of drawing 18, in TFT30 for pixel switching, the contact hole 8 for carrying out electrical installation of pixel electrode 9a and the high concentration drain field 1e is formed.

[0148] Next, on the 3rd interlayer insulation film 7, as shown in the process (18) of drawing 17 and drawing 21, respectively, as the transparent conductive thin films 9, such as ITO film, are deposited on the thickness of about 500-2000Å and are further shown in the process (19) of drawing 16 and drawing 20, respectively, pixel electrode 9a is formed. In addition, when using the liquid crystal equipment concerned for the liquid crystal equipment of a reflective mold, pixel electrode 9a may be formed from an opaque ingredient with high reflection factors, such as aluminum.

[0149] Then, after applying the coating liquid of the orientation film of a polyimide system on pixel electrode 9a, the orientation film 16 (refer to drawing 10) is formed by performing rubbing processing etc.

[0150] On the other hand, about the opposite substrate 20 shown in drawing 10, a glass substrate etc. is prepared first, and after the 4th light-shielding film (refer to drawing 22 and drawing 23) as circumference abandonment for dividing the outside of an image display field and this image display field like the 3rd light-shielding film 23 formed for every pixel and the after-mentioned carries out the spatter of the chromium metal, patterning of it is carried out. In addition, the 3rd light-shielding film 23 and the 4th light-shielding film 53 may form others, carbon, and Ti, such as Cr, nickel, and aluminum, from ingredients, such as resin black distributed to the photoresist. [metallic material]

[0151] Then, a counterelectrode 21 is formed all over the opposite substrate 20 by depositing transparent conductive thin films, such as ITO, on the thickness of about 500-2000Å.

Furthermore, the orientation film 22 (refer to drawing 10) is formed on a counterelectrode 21.

[0152] Finally, the liquid crystal with which the substrate 10 for liquid crystal equipments and the opposite substrate 20 with which each class was formed as mentioned above are stuck by the sealant so that the orientation film 16 and 22 (refer to drawing 10) may meet, and they come to mix two or more kinds of pneumatic liquid crystals to the space between both substrates by vacuum suction etc. is attracted, and the liquid crystal layer 50 of predetermined thickness is formed.

[0153] The 1st modification of the liquid crystal equipment shown in drawing 9 is manufactured by the above.

[0154] (The whole liquid crystal equipment configuration) The whole gestalt configuration of each operation of the liquid crystal equipment constituted as mentioned above is explained with reference to drawing 23 and drawing 24. In addition, drawing 23 is the top view which looked at the substrate 10 for liquid crystal equipments from the opposite substrate 20 side with each

component formed on it, and drawing 24 is a H-H' sectional view of drawing 23 shown including the opposite substrate 20.

[0155] In drawing 23, on the substrate 10 for liquid crystal equipments, the sealant 52 is formed along the edge and the 4th light-shielding film 53 of the protection-from-light nature which consists of an ingredient which is the same as the 3rd light-shielding film 23, or is different as circumference abandonment is formed as mentioned above in parallel to the inside. The data-line drive circuit 101 and the mounting terminal 102 are formed in the field of the outside of a sealant 52 along with one side of the substrate 10 for liquid crystal equipments, and the scanning-line drive circuit 104 is established in it along with two sides which adjoin this one side. If the scan signal delay supplied to gate electrode 3a does not become a problem, the thing only with one side sufficient [ the scanning-line drive circuit 104 ] cannot be overemphasized. Moreover, the data-line drive circuit 101 may be arranged on both sides along the side of an image display field. For example, data-line 6a of an odd number train supplies a picture signal from the data-line drive circuit arranged along one side of an image display field, and you may make it the data line of an even number train supply a picture signal from the data-line drive circuit arranged along the side of the opposite side of said image display field. Thus, if it is made to drive data-line 6a in the shape of a ctenidium, since the occupancy area of a data-line drive circuit is extensible, it becomes possible to constitute a complicated circuit. Furthermore, two or more wiring 105 for connecting between the scanning-line drive circuits 104 established in the both sides of an image display field is formed in one side in which the substrate 10 for liquid crystal equipments remains. Moreover, in at least one place of the corner section of the opposite substrate 20, the flow material 106 for taking an electric flow between the substrate 10 for liquid crystal equipments and the opposite substrate 20 is formed. And as shown in drawing 24, the opposite substrate 20 with the almost same profile as the sealant 52 shown in drawing 23 has fixed to the substrate 10 for liquid crystal equipments by the sealant 52 concerned.

[0156] Since the liquid crystal equipment in the gestalt of each operation explained above is applied to an electrochromatic display projector, the liquid crystal equipment of three sheets will be respectively used as a light valve for RGB, and incidence of the light of each color respectively decomposed through the dichroic mirror for RGB color separation will be respectively carried out to each panel as incident light. Therefore, with the gestalt of each operation, the color filter is not prepared in the opposite substrate 20. However, the color filter of RGB may be formed in the predetermined field which counters pixel electrode 9a in which the 3rd light-shielding film 23 is not formed on the opposite substrate 20 with the protective coat. If it does in this way, the liquid crystal equipment in the gestalt of each operation is applicable to electrochromatic display equipments, such as electrochromatic display television of direct viewing types other than a liquid crystal projector, or a reflective mold. Furthermore, a micro lens may be formed so that it may correspond 1 pixel on [ one ] the opposite substrate 20. If it does in this way, bright liquid crystal equipment is realizable by improving the condensing effectiveness of incident light. Furthermore, the die clo IKKU filter which makes a RGB color using interference of light by depositing the interference layer to which the refractive index of many layers is different on the opposite substrate 20 again may be formed. According to this opposite substrate with a die clo IKKU filter, brighter electrochromatic display equipment is realizable.

[0157] Although [ the liquid crystal equipment in the gestalt of each operation explained above ] incidence of the incident light is carried out from the opposite substrate 20 side as usual, since the light-shielding film is prepared in the pixel switching TFT bottom, incidence of the incident light is carried out from the substrate 10 side for liquid crystal equipments, and it may be made to carry out outgoing radiation from the opposite substrate 20 side. That is, even if it attaches liquid crystal equipment in a liquid crystal projector in this way, it is possible to be able to prevent light carrying out incidence to channel field 1a' of semi-conductor layer 1a and the LDD fields 1b and 1c, and to display a high-definition image on them. Here, in order to prevent the reflection by the side of the rear face of the substrate 10 for liquid crystal equipments conventionally, the polarizing plate with which AR coat was carried out for acid resisting needs to be arranged separately, and AR film needed to be stuck. However, with the gestalt of each

operation, since [ of the front face of the substrate 10 for liquid crystal equipments, and semiconductor layer 1a ] the light-shielding film is formed at least between channel field 1a' and the LDD fields 1b and 1c, such a polarizing plate and AR film by which AR coat was carried out are used, or the need of using the substrate which carried out AR processing of substrate 10 for liquid crystal equipments itself is lost. Therefore, according to the gestalt of each operation, ingredient cost can be reduced, and a contaminant, a blemish, etc. do not drop the yield at the time of polarizing plate attachment, and it is very advantageous. Moreover, since lightfastness is excellent, even if it uses the bright light source, or it carries out polarization conversion by the polarization beam splitter and it raises efficiency for light utilization, image quality degradation of the cross talk by light etc. is not produced.

[0158] (Electronic equipment) Next, the electronic equipment operation gestalt equipped with the liquid crystal equipment in the gestalt of each operation explained to the detail above is explained with reference to drawing 27 from drawing 25 .

[0159] The outline configuration of electronic equipment equipped with the liquid crystal equipment 100 first constituted equally to the liquid crystal equipment in the gestalt of each above-mentioned operation by drawing 25 is shown.

[0160] In drawing 25 , electronic equipment is constituted in preparation for the source 1000 of a display information output, the display information processing circuit 1002, the drive circuit 1004, liquid crystal equipment 100, and clock generation circuit 1008 list in the power circuit 1010. The source 1000 of a display information output outputs display information, such as a picture signal of a predetermined format, to the display information processing circuit 1002 based on the clock signal from the clock generation circuit 1008 including the tuning circuit which aligns and outputs memory, such as ROM (Read Only Memory), RAM (Random Access Memory), and an optical disk unit, and a picture signal. The display information processing circuit 1002 is constituted including various well-known processing circuits, such as magnification and a polarity-reversals circuit, a phase expansion circuit, a rotation circuit, a gamma correction circuit, and a clamping circuit, carries out sequential generation of the digital signal from the display information inputted based on the clock signal, and outputs it to the drive circuit 1004 with a clock signal CLK. The drive circuit 1004 drives liquid crystal equipment 100. A power circuit 1010 supplies a predetermined power source to each above-mentioned circuit. In addition, on the substrate for liquid crystal equipments which constitutes liquid crystal equipment 100, the drive circuit 1004 may be carried and, in addition to this, the display information processing circuit 1002 may be carried.

[0161] Next, the example of the electronic equipment constituted in this way by drawing 26 and drawing 27 is shown respectively.

[0162] In drawing 26 , an example slack liquid crystal projector 1100 of electronic equipment prepares three liquid crystal modules containing the liquid crystal equipment 100 with which the drive circuit 1004 mentioned above was carried on the substrate for liquid crystal equipments, and is constituted as a projector respectively used as light valves 100R, 100G, and 100B for RGB. In a liquid crystal projector 1100, if incident light is emitted from the lamp unit 1102 of sources of the white light, such as a metal halide lamp, it will be divided into parts for Mitsunari R, G, and B corresponding to the three primary colors of RGB with the mirror 1106 of three sheets, and the dichroic mirror 1108 of two sheets, and will be respectively led to the light valves 100R, 100G, and 100B corresponding to each color. Under the present circumstances, especially B light is drawn through the relay lens system 1121 which consists of the incidence lens 1122, a relay lens 1123, and an outgoing radiation lens 1124, in order to prevent the optical loss by the long optical path. And after a part for Mitsunari corresponding to the three primary colors respectively modulated with light valves 100R, 100G, and 100B is again compounded with a dichroic prism 1112, it is projected on it by the screen 1120 as a color picture through a projector lens 1114.

[0163] Since the light-shielding film is prepared also in the TFT bottom especially with the gestalt of this operation, The reflected light by the incident light study system in the liquid crystal projector based on the incident light from the liquid crystal equipment 100 concerned, Even if a part of incident light which runs through a dichroic prism 1112 carries out incidence from the substrate side for liquid crystal equipments as a return light after carrying out outgoing

radiation from the reflected light from the front face of the substrate for liquid crystal equipments at the time of incident light passing, and other liquid crystal equipments Protection from light to channel fields, such as TFT for switching of a pixel electrode, can fully be performed. For this reason, in a configuration, since it becomes unnecessary to stick AR (Anti-Reflection) film for return light prevention, or to perform AR coat processing at a polarizing plate between the substrate for liquid crystal equipments of each liquid crystal equipment and prism even if it uses the prism suitable for a miniaturization for an incident light study system, small and when being simplified, it is very advantageous.

[0164] Furthermore, since this operation gestalt can prevent the return light to a channel field by the light-shielding film, it does not stick directly the polarizing plate which performed return light prevention processing to liquid crystal equipment, but separates a polarizing plate from liquid crystal equipment, and you may make it form it. More specifically, it is possible to stick one polarizing plate (not shown) on a dichroic prism 1112. Thus, since the heat of a polarizing plate is absorbed with a prism unit or a lens by sticking a polarizing plate on a prism unit, the temperature rise of liquid crystal equipment can be prevented. Moreover, since between liquid crystal equipment and polarizing plates can be detached and formed in such a configuration, an air space is made between liquid crystal equipment and a polarizing plate. Then, by forming a cooling means (not shown) in either a prism unit top or the bottom, and sending in ventilation of cold blast etc. between liquid crystal equipment and a polarization means from a cooling means, the temperature rise of liquid crystal equipment can be prevented further, and malfunction by the temperature rise of liquid crystal equipment can be prevented.

[0165] In drawing 27, other personal computers 1200 of the laptop type corresponding to example slack multimedia of electronic equipment (PC) are equipped with the body 1204 with which the keyboard 1202 was incorporated while it has liquid crystal equipment 100 mentioned above in the top covering case and they hold CPU, memory, a modem, etc. further.

[0166] \*\*\*\*\* equipped with the video tape recorder of a liquid crystal television, a viewfinder mold, or a monitor direct viewing type, the car navigation equipment, the electronic notebook, the calculator, the word processor, the engineering workstation (EWS), the cellular phone, the TV phone, POS terminal, and touch panel other than electronic equipment which were explained with reference to drawing 26 and drawing 27 above etc. is mentioned as an example of the electronic equipment shown in drawing 25.

[0167] As explained above, according to the gestalt of this operation, various kinds of electronic equipment in which high-definition image display be possible be realizable with the liquid crystal equipment which be reliable, and display ( refer to drawing 29 ) degradation of a vertical cross talk ( refer to drawing 28 ), a horizontal cross talk, a ghost, etc. be reduced, and be excellent in the protection from light engine performance to return light etc.

---

[Translation done.]